

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-047918  
(43)Date of publication of application : 12.02.2004

(51)Int.Cl. H01S 5/02  
H01S 5/323

(21)Application number : 2002-245116 (71)Applicant : NICHIA CHEM IND LTD  
(22)Date of filing : 26.08.2002 (72)Inventor : SANO MASAHIKO

(30)Priority

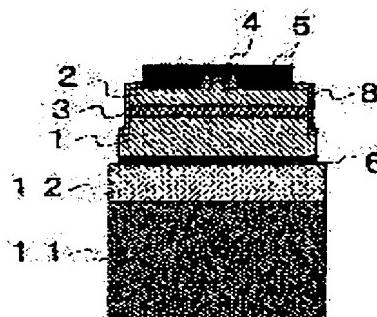
Priority number : 2002150009 Priority date : 24.05.2002 Priority country : JP

**(54) MANUFACTURING METHOD OF NITRIDE SEMICONDUCTOR LASER ELEMENT**

**(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a manufacturing method of a nitride semiconductor laser element capable of obtaining a high output.

**SOLUTION:** The manufacturing method comprises a resonator surface forming process of forming a nitride semiconductor layer composed by laminating an n-type semiconductor layer 1, an active layer 3 and a p-type semiconductor layer 2 in this order on a growth substrate, and etching it from the side of the p-type semiconductor layer to form a resonator surface; a first substrate joining process of joining a first substrate to the upper surface of the p-type semiconductor layer; a growth substrate separating process of separating the growth substrate from the nitride semiconductor layer; a second substrate joining process of joining the nitride semiconductor layer exposed by separating the growth substrate with a second substrate 11; and a first substrate separating process of separating the first substrate from the nitride semiconductor layer.



(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-47918

(P2004-47918A)

(43) 公開日 平成16年2月12日(2004.2.12)

(51) Int.Cl.<sup>7</sup>H01S 5/02  
H01S 5/323

F I

H01S 5/02  
H01S 5/323 610

テーマコード(参考)

5F073

審査請求 未請求 請求項の数 19 O L (全 32 頁)

(21) 出願番号 特願2002-245116 (P2002-245116)  
 (22) 出願日 平成14年8月26日 (2002. 8. 26)  
 (31) 優先権主張番号 特願2002-150009 (P2002-150009)  
 (32) 優先日 平成14年5月24日 (2002. 5. 24)  
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000226057  
 日亜化学工業株式会社  
 徳島県阿南市上中町岡491番地100  
 (72) 発明者 佐野 雅彦  
 徳島県阿南市上中町岡491番地100  
 日亜化学工業株式会社内  
 F ターム(参考) SF073 AA13 AA45 AA51 AA55 AA74  
 AA77 AA83 AA89 AB02 CA07  
 CA17 CB05 CB07 CB10 CB20  
 CB22 DA05 DA22 DA25 DA31  
 DA33 DA34 DA35 EA19 EA24  
 EA28 EA29

(54) 【発明の名称】窒化物半導体レーザ素子の製造方法

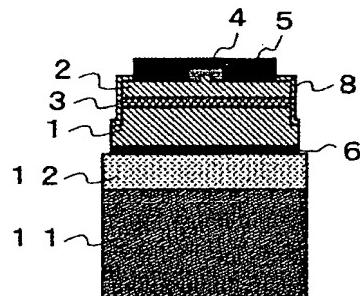
(57) 【要約】 (修正有)

【課題】高出力が可能な窒化物導体レーザ素子の製造方法を提供する。

【解決手段】成長基板上に、n型半導体層1と、活性層3と、p型半導体層2とを順に積層してなる窒化物半導体層を形成し、前記p型半導体層側からエッチングして共振器面を形成させる共振器面形成工程と、前記p型半導体層の上面に、第1の基板を接合させる第1の基板接合工程と、前記成長基板を、前記窒化物半導体層と分離する成長基板分離工程と、前記成長基板を分離して露出された窒化物半導体層を、第2の基板11と接合させる第2の基板接合工程と、前記第1の基板を、前記窒化物半導体層と分離する第1の基板分離工程と、

を具備することを特徴とする窒化物半導体レーザ素子の製造方法。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

成長基板上に、n型半導体層と、活性層と、p型半導体層とを順に積層してなる窒化物半導体層を形成し、前記p型半導体層側からエッチングして共振器面を形成させる共振器面形成工程と、

前記p型半導体層の上面に、第1の基板を接合させる第1の基板接合工程と、

前記成長基板を、前記窒化物半導体層と分離する成長基板分離工程と、

前記成長基板を分離して露出された窒化物半導体層を、第2の基板と接合させる第2の基板接合工程と、

前記第1の基板を、前記窒化物半導体層と分離する第1の基板分離工程と、

10

を具備することを特徴とする窒化物半導体レーザ素子の製造方法。

**【請求項 2】**

成長基板上に、n型半導体層と、活性層と、p型半導体層とが順に積層されてなる窒化物半導体層を、前記p型半導体層側からエッチングして共振器面を形成させる共振器面形成工程と、

前記共振器面で挟まれるp型半導体層の表面にストライプ状のリッジを形成させるリッジ形成工程と、

前記窒化物半導体層を、第1の基板と接合させる第1の基板接合工程と、

前記成長基板を、前記窒化物半導体層と分離する成長基板分離工程と、

前記成長基板を分離して露出された窒化物半導体層を、第2の基板と接合させる第2の基板接合工程と、

20

前記第1の基板を、前記窒化物半導体層と分離する第1の基板分離工程と、

を具備することを特徴とする窒化物半導体レーザ素子の製造方法。

**【請求項 3】**

前記共振器面形成工程を、前記リッジ形成工程の後に有する請求項2記載の窒化物半導体レーザ素子の製造方法。

**【請求項 4】**

前記共振器面形成工程は、前記n型半導体層の表面の一部が露出するまでエッチングして共振器面を形成する前工程と、その後に、前記露出されたn型半導体層の表面の一部を更にエッチングして前記共振器面より光の出射方向に突出するn型半導体層の端面を形成する後工程とからなる請求項1乃至請求項3記載の窒化物半導体レーザ素子の製造方法。

30

**【請求項 5】**

前記後工程は、前記エッチング底面がn型半導体層である請求項4記載の窒化物半導体レーザ素子の製造方法。

**【請求項 6】**

前記共振器面形成工程の後工程は、前記成長基板が露出するまでエッチングされる請求項4記載の窒化物半導体レーザ素子の製造方法。

**【請求項 7】**

前記リッジは、複数形成される請求項2乃至請求項6記載の窒化物半導体レーザ素子の製造方法。

40

**【請求項 8】**

前記共振器面形成後、前記第1の基板接合工程の前に、前記共振器面に保護膜を形成させる工程を有する請求項1乃至請求項7記載の窒化物半導体レーザ素子の製造方法。

**【請求項 9】**

前記リッジ形成工程の後、前記第1の基板接合工程の前に、前記リッジの表面にp側電極を形成して、アニールするp側電極形成工程を有する請求項2乃至請求項8記載の窒化物半導体レーザ素子の製造方法。

**【請求項 10】**

前記p側電極形成後、共振器面の保護膜を形成する工程を有する請求項9記載の窒化物半導体レーザ素子の製造方法。

50

**【請求項 1 1】**

前記リッジ形成後、前記第1の基板を接合させる前に、前記エッチングにより形成された共振器面を側面とする溝部に充填剤を充填させる工程を有する請求項1乃至請求項10記載の窒化物半導体レーザ素子の製造方法。

**【請求項 1 2】**

前記リッジ形成後、前記第1の基板を接合させる前に、前記p型半導体層の上に、第1の基板接合前保護膜を形成させる工程を有する請求項1乃至請求項11記載の窒化物半導体レーザ素子の製造方法。

**【請求項 1 3】**

前記第1の基板は、前記成長基板又は前記第2の基板と同一の材料からなる請求項1乃至請求項12記載の窒化物半導体レーザ素子の製造方法。  
10

**【請求項 1 4】**

前記第1の基板は、表面に接着部を有し、前記第1の基板接合工程は、該接着部を介して接合される請求項1乃至請求項13記載の窒化物半導体レーザ素子の製造方法。

**【請求項 1 5】**

前記第1の接合前保護膜及び／又は前記接着部は、有機物からなる請求項12乃至請求項14記載の窒化物半導体レーザ素子の製造方法。

**【請求項 1 6】**

前記第1の基板の接合前保護膜及び／又は前記第1の基板の接着部は、その表面に、拡散防止層を有する請求項14又は請求項15記載の窒化物半導体レーザ素子の製造方法。  
20

**【請求項 1 7】**

前記拡散防止層は、金属からなる請求項16記載の窒化物半導体レーザ素子の製造方法。

**【請求項 1 8】**

前記拡散防止層は、チタンを含む請求項17記載の窒化物半導体レーザ素子の製造方法。

**【請求項 1 9】**

前記第2の基板接合工程は、前記窒化物半導体層と、前記第2の基板とを合金共晶による導電層によって接合させる請求項1乃至請求項18記載の窒化物半導体レーザ素子の製造方法。

**【発明の詳細な説明】****【0001】**

30

**【発明の属する技術分野】**

本発明はストライプ状の導波路領域を有する窒化物半導体レーザ素子に係り、特に、高出力が可能な窒化物半導体レーザ素子に関する。また、その半導体レーザ素子に用いる半導体としては、特に、GaN、AlN、若しくはInN、又はこれらの混晶であるIII-V族窒化物半導体 ( $In_x Al_{1-x} Ga_{1-x-y} N$ ,  $0 \leq x, 0 \leq y, x+y \leq 1$ ) を用いた窒化物半導体レーザ素子に関する。

**【0002】****【従来の技術】**

近年、半導体レーザは、小型、長寿命、高信頼性、かつ高出力化が進み、主にパソコン用コンピュータ、DVDなどの電子機器、医療機器、加工機器や光ファイバ通信の光源などに利用されている。中でも窒化物半導体 ( $In_x Al_{1-x} Ga_{1-x-y} N$ ) は、比較的短波長の紫外域から赤色が発光可能な半導体レーザとして注目されている。  
40

**【0003】**

このような半導体レーザ素子は、サファイア基板上にバッファ層、n型コンタクト層、クラック防止層、n型クラッド層、n型光ガイド層、活性層、p型光ガイド層、p型キャップ層、p型クラッド層、p型コンタクト層が順に形成されている。また、ストライプ状の導波路領域が形成され、p型コンタクト層にp側電極が、n型コンタクト層にn側電極がそれぞれ設けられている。

**【0004】****【発明が解決しようとする課題】**

50

しかしながら、このような半導体レーザ素子は、高出力で使用される際、活性層から発生する熱によって素子の内部や共振器面が劣化するという問題があった。特に、サファイア基板は熱伝導率が悪いために素子内部で発生する熱を放出しにくく、熱劣化しやすい構造であった。また、高出力化のために導波路を複数設けてマルチストライプ型レーザとする場合は、発生する熱量が極めて大きくなるので劣化しやすく、また、各導波路から出射されるレーザ光が不均一になりやすいという問題も生じ易い。

#### 【0005】

そこで、本発明は上記問題を鑑み、放熱性に優れ、素子の内部や共振器面が熱により劣化しにくく、また、マルチストライプ型レーザとした場合でも、熱劣化しにくく均一なレーザ光を安定して得ることができる構造を有する窒化物半導体レーザ素子、及びその製造方法を提供することにある。10

#### 【0006】

##### 【課題を解決するための手段】

本発明における窒化物半導体レーザ素子の製造方法は、成長基板上に、n型半導体層と、活性層と、p型半導体層とを順に積層してなる窒化物半導体層を形成し、p型半導体層側からエッチングして共振器面を形成させる共振器面形成工程と、p型半導体層の上面に第1の基板を接合させる第1の基板接合工程と、成長基板を窒化物半導体層と分離する成長基板分離工程と、成長基板を分離して露出された窒化物半導体層を第2の基板と接合させる第2の基板接合工程と、第1の基板を窒化物半導体層と分離する第1の基板分離工程と、を具備することを特徴とする。20

#### 【0007】

また、本発明の請求項2に記載の窒化物半導体レーザ素子の製造方法は、成長基板上に、n型半導体層と、活性層と、p型半導体層とが順に積層されてなる窒化物半導体層を、p型半導体層側からエッチングして共振器面を形成させる共振器面形成工程と、共振器面で挟まれるp型半導体層の表面にストライプ状のリッジを形成させるリッジ形成工程と、窒化物半導体層を、第1の基板と接合させる第1の基板接合工程と、成長基板を、窒化物半導体層と分離する成長基板分離工程と、成長基板を分離して露出された窒化物半導体層を、第2の基板と接合させる第2の基板接合工程と、第1の基板と窒化物半導体層と分離する第1の基板分離工程と、を具備することを特徴とする。

#### 【0008】

本発明の請求項3に記載の窒化物半導体レーザ素子の製造方法は、共振器面形成工程を、リッジ形成工程の後に有することを特徴とする。

#### 【0009】

本発明の請求項4に記載の窒化物半導体レーザ素子の製造方法は、共振器面形成工程は、n型半導体層の表面の一部が露出するまでエッチングして共振器面を形成する前工程と、その後に、露出されたn型半導体層の表面の一部を更にエッチングして共振器面より光の出射方向に突出するn型半導体層の端面を形成する後工程とからなることを特徴とする。

#### 【0010】

本発明の請求項5に記載の窒化物半導体レーザ素子の製造方法は、共振器面形成工程の後工程は、エッチング底面がn型半導体層であることを特徴とする。40

#### 【0011】

本発明の請求項6に記載の窒化物半導体レーザ素子の製造方法は、共振器面形成工程の後工程は、成長基板が露出するまでエッチングされることを特徴とする。

#### 【0012】

本発明の請求項7に記載の窒化物半導体レーザ素子の製造方法は、リッジは、複数形成されることを特徴とする。これにより、高出力のレーザ光を出射可能なマルチストライプレーザとができる。

#### 【0013】

本発明の請求項8に記載の窒化物半導体レーザ素子の製造方法は、第1の基板接合工程の前に、共振器面に保護膜を形成させる工程を有することを特徴とする。50

**【0014】**

本発明の請求項9に記載の窒化物半導体レーザ素子の製造方法は、第1の基板接合工程の前に、リッジの表面にp側電極を形成して、アニールする工程を有することを特徴とする。

**【0015】**

本発明の請求項10に記載の窒化物半導体レーザ素子の製造方法は、p側電極形成後、共振器面の保護膜を形成する工程を有することを特徴とする。

**【0016】**

本発明の請求項11に記載の窒化物半導体レーザ素子の製造方法は、リッジ形成後、第1の基板を接合させる前に、エッチングにより形成された共振器面を側面とする溝部に充填剤を充填させる工程を有することを特徴とする。  
10

**【0017】**

本発明の請求項12に記載の窒化物半導体レーザ素子の製造方法は、リッジ形成後、第1の基板を接合させる前に、p型半導体層の上に、田1の基板接合前保護膜を形成させる工程を有することを特徴とする。

**【0018】**

本発明の請求項13に記載の窒化物半導体レーザ素子の製造方法は、第1の基板は、成長基板又は第2の基板と同一の材料からなることを特徴とする。

**【0019】**

本発明の請求項14に記載の窒化物半導体レーザ素子の製造方法は、第1の基板は表面に接着層を有し、第1の基板接合工程は、この接着層を介して接合されることを特徴とする。  
20

**【0020】**

本発明の請求項15に記載の窒化物半導体レーザ素子の製造方法は、第1の接合前保護膜及び／又は接着層は、有機物からなることを特徴とする。

**【0021】**

本発明の請求項16に記載の窒化物半導体レーザ素子の製造方法は、第1の基板の接合前保護膜及び／又は前記第1の基板の接着部は、その表面に、拡散防止層を有することを特徴とする。  
30

**【0022】**

本発明の請求項17に記載の窒化物半導体レーザ素子の製造方法は、拡散防止層は金属からなることを特徴とする。

**【0023】**

本発明の請求項18に記載の窒化物半導体レーザ素子の製造方法は、拡散防止層は、チタンを含むことを特徴とする。

**【0024】**

本発明の請求項19に記載の窒化物半導体レーザ素子の製造方法は、窒化物半導体層と第2の基板とを合金共晶による導電層によって接合させることを特徴とする。

**【0025】**

**【発明の実施の形態】**  
40  
本発明に係る実施形態の窒化物半導体レーザ素子の製造方法は、リッジを有する実効屈折率型の導波路領域を有し、共振器面がエッチングにより形成されているものに適している。特に、リッジが形成されている側を上方向（上面側）とすると、下方向（下面側）の窒化物半導体層側に成長基板ではない基板、すなわち支持基板が接合されている窒化物半導体レーザ素子の製造方法に関するものである。

**【0026】**

本発明によって得られる窒化物半導体レーザ素子は、詳細には、図1に示すように、n型半導体層と、活性層と、p型半導体層とを順に積層してなる窒化物半導体層を備え、p型半導体層にはリッジ（ストライプ状の凸部）が形成され、ストライプの長手方向と略垂直な両端面にエッチングにより形成されてなる共振器面を有しており、これによりストライ  
50

ブ方向を導波方向（共振方向）とする実効屈折率型の導波路領域が形成されている。共振器面のうち一方は、主として光を外部に出射する機能を有する光出射側共振器面（光出射面）であり、他方は、主として光を導波路領域内に反射する機能を有する光反射側共振器面（モニター面）である。リッジの側面及びこの側面に連続するp型半導体層の表面には、第1の絶縁膜が形成されている。第1の絶縁膜を介してリッジの上面であるp型半導体層とオーミック接觸するストライプ状のp側オーミック電極が設けられている。

#### 【0027】

更にp側オーミック電極の上には、p側オーミック電極と接するように設けられるp側パッド電極が形成されている。p側オーミック電極とp側パッド電極とは、電気的に接合されており、この部分から電流が供給される。p側パッド電極の表面はリッジの形状に関わらず、表面が略平坦になるように形成されている。また、n型半導体層の下面、すなわち活性層と接する側とは反対側の面に、支持基板（第2の基板）が設けられている。支持基板とn型半導体層との間にはn側オーミック電極を含むメタライズ層が設けられており、このメタライズ層を介して電気的に導通するように接合されている。10

#### 【0028】

この支持基板（第2の基板）は、窒化物半導体層を積層させるときに用いる成長基板とは別のもので、窒化物半導体層が積層された後に接合されるものである。支持基板が導電体の場合は、図1のように、p側電極とn側電極とがそれぞれ異なる面方向になるように形成される。これにより、システムなどの導電性の基体上に容易に載置することができ、例えばn側電極とシステムもしくはリード電極上に導電性材料の接着剤で接合させ、p側電極にはワイヤをボンディングさせることができる。これは、上下が逆にすることも可能であるので、p側電極側をシステムにダイボンディングすることも出来る。また、支持基板が絶縁体の場合は図2のように支持基板のメタライズ層に取り出し部を設ける。このような場合は、n側電極及びp側電極にワイヤをボンディングさせて用いる。或いは、ワイヤを用いずに、半導体層側をダイボンディングするようフェイスダウンにして用いることができる20

#### 【0029】

このように、n型半導体層側に設けられる基板として、成長基板とは異なる支持基板を後から貼り合わせる（接合させる）ことで、基板材料の選択肢を多くすることができます。成長基板は、導電性のものでも絶縁性のものでも用いることができるが、その上に窒化物半導体層を結晶性よく成長（積層）させることができるものを選択する必要があるので材料が限られてくる。例えば、窒化物半導体の成長基板として用いることができる好ましい材料としては、サファイア基板を挙げることができる。しかし、このサファイア基板は放熱性が悪く、また、窒化物半導体層を形成するためのバッファ層が必要であるので、積層された半導体層の膜厚が厚くなりやすい。本発明のように、成長基板と異なる基板を半導体層成長後に用いることで、半導体層の成長条件に束縛されることなく、種々の材料を用いることができるので、熱伝導のよいものや、導電性のあるものなど、材料の選択肢を増やすことができる。更に、材料の選択肢が増えることで、熱膨張係数についても種々変えることが可能となるのでチップの歪みの制御が可能になる等のメリットがある。このように本発明では、成長基板として好ましい材料と、素子駆動時に好ましい支持基板とを異なる材料とすることで、目的に応じて適した基板とすることができます。30

#### 【0030】

##### (製造方法)

以下、本発明の窒化物半導体レーザ素子の製造方法について詳述する。

#### 【0031】

本発明の窒化物半導体レーザ素子は、成長基板上に成長させた半導体層から、成長基板を剥がして、剥がした部分（剥離面）に成長基板と異なる支持基板を接合させることを特徴としており、半導体層がエッチングにより形成されてなる共振器面を有することを特徴としている。特に、この共振器面は、成長基板上に窒化物半導体層が形成されている状態でエッチングにより形成されるものである。すなわち、第1及び第2の基板と接合される前40

の段階で既に共振器面は形成された状態である。本発明の製造方法は、このように共振器面としてエッティング端面を用いることで、後に劈開工程を経ることなく窒化物半導体レーザ素子を得ることを特徴としている。また、窒化物半導体層にレーザ構造（共振器構造及び導波路構造）が形成されるのは成長基板に接合されている状態で行われ、支持基板が接合されるのは上記レーザ構造が形成された後であることを特徴とする。以下、各工程について詳説する。

#### 【0032】

##### (共振器面形成)

本発明において、成長基板上に成長された窒化物半導体層を p 型半導体層の表面側からエッティングして共振器面を形成させる工程を有する。この共振器面形成工程は、窒化物半導体層が成長基板上にある状態で行われるものである。エッティングの深さは、少なくとも活性層を含む発光領域の端面が露出するまで行うことが必要であるので、n 型半導体層の一部が露出するまで行う。その際、n 型半導体層の表面の一部が露出するまでエッティングして共振器面を形成する前工程（共振端面形成）と、その後に、前記露出された n 型半導体層の表面の一部を更にエッティングして共振器面より光の出射方向に突出する n 型半導体層の端面を形成する後工程との 2 段階の工程からなるのが好ましい。10

#### 【0033】

このように、前工程と後工程との 2 段階のエッティングを行うことで、共振器面を鏡面に近い面として形成させることができ。これは、エッティングを 2 段階とすることで異なる条件のエッティングを行うことができるためである。エッティングは化学的に半導体層を削りながら除去するものであり、その除去する早さはエッティングガスの種類や条件、或いはマスクの選択比等によって異なる。共振器面を鏡面に近いような均一な平坦面とするために、まず最初のエッティングを行う前工程では、エッティング面ができるだけ荒れないように、エッティング速度がやや遅いエッティングガスを選択するのが好ましい。20

#### 【0034】

このような条件で成長基板近傍まで深くエッティングすると、時間がかかり過ぎるので、工程上好ましくないだけではなく、先に形成された共振器面が、長時間エッティングガスにさらされることになるので面状態が荒れてしまう。そのため、共振器面を形成するために少なくとも n 型半導体層の一部が露出するまで前工程でゆっくりエッティングした後、別のマスクを形成して共振器面を保護して（図示せず）、後工程として、前工程とは異なる条件でエッティングを行う。この場合、エッティングされるのは n 型半導体層のみであるので、エッティング面は共振器面のような鏡面でなくともよく、粗面になっても構わない。そのため、速度の速いエッティングガスを選択することができる。このように 2 段階のエッティングを行うことで、優れた共振器面を得ることができる。30

#### 【0035】

このようにエッティングを 2 段階で行う場合は、後工程で形成されるエッティング端面と前工程で形成される共振器面を含むエッティング端面とに段差が生じることになるが、このような場合、共振器面から出射されるレーザ光を遮らないように、後工程のエッティングを行うのが好ましい。すなわち、前工程で形成される共振器面と、後工程で形成される n 型半導体層の端面との距離を少なくして、互いの面が近づくようにすることで、光を遮らないようになることができる。好ましくはこの距離が  $3 \mu\text{m}$  以内となるように設けるのがよい。これにより、ファーフィールドパターン（FFP）の y 成分（垂直成分）にリップル（凹凸）が生じない、優れたビーム特性を有する半導体レーザ素子とすることができる。リッジが複数ある場合であっても、FFP の y 成分については、個々のリッジから出射されるレーザ光に依存しているため、単一のリッジを形成する場合と同様に、共振器面と n 型半導体層端面の距離を近づけるのが好ましい。40

#### 【0036】

共振器面形成工程（前工程）と、その後の n 型半導体層の端面形成工程（後工程）とは、続けて行うこともできるし、前工程後にリッジ形成工程やミラー等の保護膜形成工程を経て、その後に後工程を行うこともでき、リッジの形状や保護膜の材料、或いは工程上の安50

定性等様々な要因を考慮して、適切なタイミングで行うことができる。

#### 【0037】

p型半導体層の上面側から少なくとも活性層の端面が露出するまでエッチングすることで、共振器面を形成することができる。劈開により共振器面を形成させる場合は、半導体層の劈開面に合わせて素子を分割する必要があるが、エッチングにより共振器面を形成させる場合は、面方位に関係なく、共振器面を形成させることができるので、共振器長も任意のものを選択することができるし、1枚のウエハから得られるチップの数を多くすることができます

#### 【0038】

後工程としては、少なくともn型半導体層の途中までエッチングする、すなわち、エッチング底面がn型半導体層となるようにエッチングすることで優れた共振器面を形成させることができると、さらに成長基板が露出するまで深くエッチングすることもできる。エッチング底面をn型半導体層とすると、共振器面系政治にエッチング溝によって分断されている半導体層がn型半導体層で連続している状態後となるので、後で行われる成長基板を分離工程や、第2の基板接合工程が、安定した状態で行うことができ、不純物等によって共振器面が汚染されにくくすることもできる。また、後工程は成長基板が露出するまでエッチングすることができ、この場合は支持基板を接合後に成長基板を除去するだけでチップ状に分割されることになるので、工程を少なくすることができます。

#### 【0039】

##### (リッジ形成)

10

20

本発明においては、p型半導体層側からn型半導体層までエッチングして共振器面を形成させる共振器面形成工程と、p型半導体層をエッチングしてストライプ状のリッジを形成させる工程とを、有することもできる。この2つの工程によって、レーザ素子の特性を左右する共振器構造と導波路構造が形成されることになる。共振器面は先に述べたように、半導体層が成長基板に接合されている状態で形成するのが好ましいが、リッジ形成も成長基板に接合されている状態で行うのが好ましい。すなわち、本発明の請求項2に記載されている各工程を、その記載順に従って行うのが好ましい。また、共振器面形成と、リッジ形成工程を逆にしてもよい。共振器面形成工程に続いて、ストライプ状のリッジを形成させる場合について図面を用いて説明する。図5～図8は、リッジが2本形成されてなる形態の窒化物半導体レーザの製造工程を説明する図である。図5(b)では、エッチングの深さはn型半導体層の途中までである。そして、図5(c)では、その溝を更に成長基板が露出するまでエッチングしている。その後に図5(d)のようにリッジが形成され、次に図5(e)のようにp側パッド電極が形成されている。

30

#### 【0040】

リッジの形成は、共振器面を形成後に行うことで、幅の細いリッジを形成しやすくなる。特に、共振器面形成時に、窒化物半導体層を深くエッチングする場合に有効な方法である。これは、リッジを形成するためにp型半導体層のみをエッチングする場合と、基板が露出するまでエッチングする場合とでは、そのエッチング深さがかなり異なるためである。リッジの形成を先に行うと、その後の端面側のエッチング時に、マスクで保護していてもリッジ端部が徐々にエッチングされてしまうので好ましくない。このようなリッジでは、ストライプ状のリッジの端部の幅が、中央部付近よりも狭くなつた先細り形状の導波路領域となっており、幅が狭くなることで光の閉じ込めがきつくなつてビーム形状が目的のものと異なるものになつてしまつ上に、共振器面の面積が小さくなるので単位面積あたりに係る負荷が大きくなりすぎて、C O Dを生じやすくなる。

40

#### 【0041】

リッジを形成させるには、所望のリッジの幅にあわせてマスク(保護膜)を形成させる。リッジを複数設けてレーザアレイ(マルチストライブルーザ)とする場合も、各リッジに応じたマスクを形成させる。リッジの幅としては、 $1\mu\text{m} \sim 10\mu\text{m}$ 程度が好ましく、これは、リッジを複数設ける場合の各リッジについても同様である。また、リッジの深さは、少なくとも活性層からなる発光層に達しない深さで、好ましくは、p型ガイド層の途中

50

までをエッチングにより除去して、ストライプ状の凸部を残し、これをリッジとする。このエッチングの深さによってレーザ素子の構造、特性が異なってくる。マスクとして用いる材料としては、窒化物半導体のエッチング速度と差がある材料（選択比の異なる材料）であればどのような材料でもよい。例えば、例えは、Si酸化物（ $SiO_2$ を含む）、フォトレジスト等が用いられ、好ましくは、後に形成する第1の絶縁層との溶解度差を設けるために、第1の絶縁膜よりも酸に対して溶解され易い性質を有している材料を選択する。酸としては、フッ酸を好ましく用いる。フッ酸を用いるためには、フッ酸に対して溶解しやすい材料としてSi酸化物を用いることが好ましい。

#### 【0042】

##### (第1の保護膜の形成)

10

リッジの上面にp側電極を形成する場合は、その前にリッジの側面及びリッジの側面から連続する窒化物半導体層（p型半導体層）の表面に、絶縁性の保護膜を設けるのが好ましい。このように設けられる絶縁性の保護膜（第1の保護膜）は、リッジの埋め込み層（膜）として機能するものであり、電流をリッジの上面から集中させると共に、窒化物半導体よりも屈折率の小さい材料を選択することで、活性層からの光の横方向の光の閉じ込めを優れたものとすることができる。この工程は、p側電極を形成させる前に行うのが好ましく、それにより、電流をリッジ部に集中させることができる。また、第1の基板接合工程を行う前に行っておくのが好ましい。

#### 【0043】

リッジの埋め込み層である第1の保護膜を設けるには、リッジ形成時に用いたマスクが、リッジ上部に残っている状態でp型半導体層表面に第1の保護膜を形成し、その後バッファード液に浸漬してリッジ上部のマスクを溶解除去し、リフトオフ法によりマスクと共にリッジ上部の第1の保護膜を除去する。これにより、リッジ上面のp型半導体層が露出され、リッジ側面には第1の保護膜が形成された構造とことができる。このような方法を用いるには、第1の保護膜のバッファード液に対する溶解度がリッジ形成時のマスクよりも低いものを選択する必要があり、好ましい組み合わせとしては、マスクとしてはSi $O_2$ が、又、第1の保護膜としては $ZrO_2$ 、 $Al_2O_3$ 、 $AlN$ 、 $HfO_2$ 等を用いるのが好ましい。

20

#### 【0044】

##### (p側オームイック電極形成)

30

本発明において、ストライプ状のリッジを形成後、第1の基板を接合させる前に、リッジの表面（上面）にp側オームイック電極を形成してアニールする工程を有することが好ましい。p側オームイック電極は、リッジを形成した後であれば、どの段階でも設けることは可能であるので、工程や半導体レーザ素子の構造によっては、第1の基板接合前以外の工程で設けることもできる。

#### 【0045】

例えば、第2の基板（支持基板）をn型半導体層側に接合させた後に第1の基板を分離してリッジを露出させてから形成させることもできる。しかし、第1の基板を接合させる前にp側オームイック電極を形成させておき、オームイックアニールをすることで、p型半導体層のp型化を同時に行うことができるというメリットがある。p型半導体層はp型不純物をドープしただけではp型層にならないので、何らかの処理（p型化）をする必要が、このp型化の処理としてはアニールが好ましく、特に熱によるアニールが好ましい。第1の基板を接合する前という比較的の工程の早い段階でp側オームイック電極を設けて窒化物半導体層（p型半導体層）とのオームイック接触を良好にするためのアニール工程を行うことで、オームイックアニールと、p型化アニールとを同時に行うことができる。また、このように窒化物半導体レーザ素子の製造工程のなかの早い段階でアニール工程を経ておくことで、比較的熱に弱い材料からなる保護膜等を、これよりも後の工程で用いることが可能となる。特に、ミラー等を設ける場合には、反射率及び屈折率を制御して形成したミラーの特性を損なうことなく製造することができる。

40

#### 【0046】

50

### (第2の保護膜の形成)

第1の保護膜形成後に、上記p側オーミック電極を形成するが、このp側オーミック電極の上に、第2の保護膜を形成させる。この保護膜は、後に形成するp側パッド電極とp側オーミック電極との接触がリッジの頂部に限定されるようにするために設けるもので、リッジ上部以外の半導体層の露出部のほぼ全面を覆うように設けることができる。特に、活性層の端面などがさらされないように保護することで、劣化を抑制することができる。また、p側電極とn側電極との間の短絡を起こしにくくすることもできる。また、リッジストライプに平行な面（側面）だけでなく、共振器面まで連続するように設けることもでき、これにより、共振器面を保護することができる。ただし、共振器面については、第2の保護膜とは別工程で設けることが好ましく、特に高出力が必要とされる場合は、素子内部の劣化よりも保護膜の劣化によって素子寿命を損なうことがないように設ける必要がある。そのような保護膜（ミラー）を設ける場合は、最終段階でチップ化されるときに、まずバー状に分割してから、設けることができる。そのような方法で形成させることで、p型半導体層側から、膜成分が回り込むような条件でスパッタなどの方法で形成させるのに比べて、劣化に対して耐久性のある保護膜とすることができる。尚、この第2の保護膜は、製造方法等によっては省略することもできる。

### 【0047】

#### (共振器面保護膜)

導波路領域の共振器構造を形成するための一対の共振器面は、保護膜を設けることで、両端面の反射率に差を設けることができ、これにより、出射方向を決めることができ、また、光の共振も効率よく行うことができる。従って、どちらか一方に保護膜を設けるのでもよいし、また、両面に保護膜を設けてもよい。また、反射率差をつける機能の他に、活性層端面を保護する機能だけの保護膜を設けてもよい。このような共振器面保護膜は、先に述べたように、リッジストライプと平行な面（側面）に設ける第2の保護膜を回り込むように形成して共振器面に保護膜を形成することもできるし、また、別工程で設けることができる。この共振器面保護膜も、成長基板上に半導体層が形成されている状態で形成せられるのが好ましい。先に設けることで、各基板の接合或いは分離時に共振器面が汚染されるのを防ぐことができる。しかし、後工程での熱や外力によって特性が悪化しないようにする必要がある。また、仮の保護膜として形成させておき、後で別の保護膜を設けるようにしてもよい。共振器面の保護膜は、共振器面形成後第1の基板接合前に形成するのが好ましいが、特に、p側電極形成後に設けるようにすることで、リッジストライプに平行な側面の保護膜と同一工程で形成させることができるので、工程も少なくできるというメリットがある。

### 【0048】

#### (p側パッド電極の形成)

第2の保護膜形成後に、リッジ上面のp側オーミック電極とオーミック接触可能なp側パッド電極を形成させる。p側パッド電極は、リッジ形状やp側オーミック電極の形状などによる表面（上面）の凹凸によらず、上面が略平坦な单一の面になるように形成させるのが好ましい。そして、p型半導体層のほぼ全面に渡るように設けるのが好ましい。例えば、図1のように、リッジ側面及びそのリッジの側面から連続するp型半導体層の表面をほぼ覆うように第2の保護膜が設けられているが、その上にp型半導体層をほぼ全面に覆うようにp側パッド電極を設ける。p側パッド電極の形成面積を広くすることで、均一に電流を流すことができる。

### 【0049】

#### (充填剤の充填)

本発明において、p型半導体層の表面にストライプ状のリッジを形成後、第1の基板を接合させる前に、共振器面形成時のエッチングにより形成されるエッチング溝部に、充填剤を充填させる工程を有することができる。充填剤を用いる場合は、第1の基板を接合させる前にp側電極を形成させる場合は、p側電極、特にp側パッド電極形成後に充填剤を充填させるのが好ましい。p側パッド電極形成前にミラー（第2の保護膜）を形成させる場

10

20

30

40

50

合も、p側パッド電極形成後に充填させるのが好ましい。充填剤は、少なくともエッチングにより露出された部分を埋めることが必要で、好ましくは、p型半導体層のリッジの上部と同一面まで充填させるのがよい。また、p側電極を形成後に充填剤を充填させる場合は、リッジの上に形成されたp側電極の上面と略同一面に達するまで充填剤を充填させるのが好ましい。いずれの場合も、第1の基板を接合時に、接合面の凹凸が少なくなるように、好ましくは略平坦な面となるようにしておくのがよい。例えば、接合面を略平坦な面とすることで、局所的に力が掛かるのを防ぐことができる。ここでは、窒化物半導体層及び／又はp側電極、そして充填剤とが略平坦な面を構成しているが、このように、異なる材料からなる面であっても、上面（接合面）が略平坦になっていればよい。このようにすることで、第1の基板と接合しやすくなる。

10

### 【0050】

また、充填剤を用いて略平坦な面とすることで、接合時にリッジ上部にかかる負荷を低減させることができ。充填剤を用いなければ、リッジの上部に係る負荷が大きくなり、接合が不十分なものとなりやすい。また、このようにすることで、第1の基板と接合された後に成長基板を除去する時にも、充填剤を充填させておくことで力が不均一にかかるのを防ぐことができると共に、先に形成された半導体層の端面に不純物が付着するのを防ぐことができる。

### 【0051】

また、更にその後にn型半導体層の裏面（成長基板を接していた側）を除去してn型コンタクト層が露出させるまで薄くする場合にも、エッチング部が充填剤によって埋められていることで、半導体層の端面、特に共振器端面に不純物が付着するのを防ぐことができ、更に充填剤が充填されていることで素子がぐらつくこともなく安定であるので、バラツキが減少する。また、端面の保護膜（ミラーなど）を先に形成しておいた場合でも、それらの特性を変化させることなく行うことができる。

20

### 【0052】

#### （第1の基板接合前保護膜の形成）

第1の基板は、後で除去される仮の基板であるが、その仮基板と接合されるp側パッド電極は、後に外部との導通をはかるためにワイヤなどを接続させる必要があるものなので、第1の基板の接合及び分離によって損傷しないようにする必要がある。そこで、図6（a）のように、第1の基板接合（貼り合わせ）前保護膜を形成させる。少なくともp側パッド電極の上面に設けていればよいが、溝部に充填剤を充填させる場合は、p側パッド電極上面だけでなく、充填剤の上部にも保護膜を設けて、平坦な面とすることでp側パッド電極を保護すると共に、第1の基板との接合性も良好なものとすることができます。第1の基板接合前保護膜の形成は、単に塗布するだけや、スパッタするなど、成膜方法としてはごく簡単で一般的な方法で形成させるのが、p側パッド電極への負荷も少なく、後の除去も容易に行えるので好ましい。この第1の基板接合前保護膜は、レジスト、エポキシ樹脂などの有機物からなる樹脂系材料を用いるのが好ましい。これにより、後の分離工程が容易になり、半導体層に熱や外力などによる負荷を少なくすることができる。また、この保護膜と、これに接合される第1の基板の保護膜の接着部とは、共に有機物からなる材料を用いることで、後工程が行いやすくなる。

30

### 【0053】

#### （拡散防止層）

上記のように、第1の基板の接着部と半導体層の上に設けられる第1の基板接合前保護膜は、共に有機物からなるようにすることで、後工程が行い易いというメリットがある。しかし、互いに有機物であると、密着性もよくなるので、接合時に有利な反面、後の分離工程で不良が生じやすい。第1の基板は、後で剥がすことを前提とした仮の基板であるので、互いに反応して強固に接合されて（或いは部分的に一体化して）しまうと工程上好ましくない。そこで、接着界面にそれぞれに成分が拡散していかないような拡散防止層を設けるのが好ましい。これは、第1の基板側に設けてもよく、或いは半導体層側に設けてもよい。いずれも、互いの接着剤として機能させるのが有機物であり、互いに反応しやすい（

40

50

混ざりやすい) 場合に必要となる層であり、材料としては金属が好ましい。用いる金属としては、比較的低温で密着性よく接合させることができるものであればよく、1種又は2種以上の金属を用いることができる。第1の基板接合前保護膜或いは接着部にエポキシ樹脂が用いられている場合は、チタンを用いるのが好ましい。このような拡散防止層を設けておくことで、後の分離工程での半導体層にかける負荷を低減することができる。

#### 【0054】

##### (第1の基板の接合)

本発明において、第1の基板とp型半導体層に設けられた保護膜とを向かい合わせるようにして図6(a)及び図6(b)のように接合(貼り合わせ)させる。接合方法は、用いる接合剤によって選択することができるが、主として加熱しながらプレスすることによって行う。樹脂などを接合剤として用いる場合は、比較的低温で接合させることができ、例えばエポキシ系樹脂などを用いる場合は100℃～200℃程度に加熱することで、接合させることができ可能である。また、AuSnなどの共晶を用いる場合は、200℃～300℃程度の加熱が必要である。いずれにしても、後に分離させる第1の基板との接合なので、工程に支障のない程度に接合されていればよい。この接合は、比較的活性層に近い側の半導体層に行われるものなので、比較的低温で行うことで窒化物半導体層の内部、特に活性層が分解するのを抑制できる温度範囲が好ましい。

#### 【0055】

##### (成長基板の分離)

本発明において、窒化物半導体層を第1の基板に接合した後に、図6(c)のように、成長基板を分離(除去)する工程を有する。すなわち、窒化物半導体層を成長させるのに適した成長基板は、この工程を経ることで除去されることになる。成長基板を窒化物半導体層から分離(除去)する方法としては、レーザ光照射、研磨、ケミカルポリッシュ(CMP処理)などが挙げられる。これらの方法は、半導体層に負荷を与えるべく、成長基板を分離しやすい。これらの方法だけでも成長基板の除去は可能であるが、露出させたいn型半導体層の表面に、成長基板やn型半導体層の一部が残留する場合がある。そのような場合は、成長基板を除去した側から更にエキシマレーザを照射するか、又は研削することで、残存する成長基板を取り除いて目的とするn型半導体層を露出させることができる。更に、n型半導体層を露出させるには、成長基板を除去後、露出した窒化物半導体層の表面をCMP処理することでn型半導体層を露出させる。このように半導体層の膜厚を薄くしても、第1の基板によって強度が保持されているので破損しにくくなっている。また、n型半導体層を薄くすることで、電流抵抗を下げて閾値の低い半導体レーザ素子とすることができる。特に、成長基板分離後の露出面をCMP処理することにより、分離時の外力によって形成される窒化物半導体のダメージ層を除去することができるので、n側電極とのオーミック接触が得られやすくなる。

#### 【0056】

また、このとき、後に用いる第2の基板の材料に応じて、露出させるn型半導体層を選択することができる。例えば、第2の基板が導電性の場合は、n型コンタクト層が露出するように、成長基板だけでなく、n型半導体層の一部までを除去するようにすることで、n型半導体層の全面(裏面)にn側電極を設けることができる。n型コンタクト層を露出させるには、図7(a)のように、n型半導体層を更に除去して全体的に薄くするのが好ましいが、一部だけを露出させるようにしてもよい。

#### 【0057】

また、第2の基板が絶縁性の場合は、n型コンタクト層が露出するまで除去しなくてもよい。これにより、除去する部分を少なくすることもできる。しかし、このような場合も、上記のようにn型半導体層を薄くすることで素子内部を流れる電流の抵抗を低くすることができるので、n型コンタクト層を露出させるのが好ましい。このように、露出させるn型半導体層の選択を、第2の基板の導電性によるのではなく、他の要因を考慮してもよい。この他にも例えば、窒化物半導体層の膜厚を考慮して応力によって割れにくい厚さになるまで除去するなど、目的に応じて対応させることができる。或いは、第1の工程で共振

10

20

30

40

50

器面形成時のエッチング溝の底面が、成長基板ではなくn型半導体層であった場合は、エッチング底面を除去するまで研磨することで、窒化物半導体層が第1の基板を介して隣接している状態、すなわち、互いに離間した窒化物半導体層とすることができる。このように半導体層が離間するようにしておくことで、後のチップ化が容易になる。

#### 【0058】

##### (n側電極及びn側メタライズ層形成)

第1の基板を除去した後、図7 (b) のように、n側電極を設ける。この場合、方法としては、p側電極と同様に、マスクを用いて目的箇所にスパッタなどの方法で成膜することで容易に得ることができる。第2の基板が導電性であり、n側電極を裏面側のn型コンタクト層に形成させる場合は、マスクを必要とせず、ほぼ全面に設けるのが好ましい。このような場合は、n側メタライズ層を続けて形成させることができるので、工程上も非常に有利であり、また、p側電極とn側電極とが異なる面方向に形成されることで、同一面方向に形成させる場合に比べてチップサイズを比較的小さくすることができる。また、n型半導体層とは比較的オーミック接触が得られ易いので、p側オーミック電極のようにアニール工程を経る必要がない。

10

#### 【0059】

##### (第2の基板接合)

次いで、図7 (c) 及び図7 (d) のように、第2の基板を接合させる。第2の基板は、チップ化された後の半導体層をささえる支持基板として用いるものであるので、第1の基板と異なり、後の工程及び素子駆動時においても剥がれないように接着性よく接合させる必要がある。又、導電性の材料を用いる場合などは、電流の抵抗を低くするためにも、オーミック接触するように接合させる必要がある。ここでは、主として共晶材料を用いるのが好ましく、例えばAuSn系、PdSn系、InPd系などの材料を選択することができる。加熱温度は、材料によって異なり、AuSn系及びPdSn系は、230℃～300℃程度、また、InPd系は130℃～250℃程度の温度範囲で行うのが好ましい。これらの温度範囲で加熱しながら、圧力を加えた熱プレス法によって接合させる。

20

#### 【0060】

##### (第1の基板の分離)

次いで、図8 (a) のように、第1の基板を分離させる。第1の基板の分離は、その材料によって方法が異なる。例えば、エポキシ系樹脂などを用いて接合させている場合は、もともとが熱に対して弱い性質であるため、接合時よりも高い温度、この場合は、およそ200℃以上に加熱することで、接着力が極端に低下するため、容易に分離することができる。また、AuSnなどを用いて共晶させている場合は、酸に浸漬して接合部を溶解させて分離させる。また、この第1の基板を研磨で除去後、接合材料を溶解させてもよい。

30

#### 【0061】

##### (第1の基板接合前保護膜の除去)

上記のようにして、第1の基板を分離した後は図8 (b) のように、第1の基板接合前保護膜が露出した状態になっているので、この保護膜を除去することで、図8 (c) のようになす。この保護膜は、p側パッド電極を保護する機能も有するものなので、除去時にp側パッド電極を損傷しないようにする必要がある。保護膜がレジストなどの場合はアッティングなどの方法で容易に除去することができる。SiO<sub>2</sub>を用いている場合は、フッ酸などの酸を用いて除去するが、この場合は弱酸を用いるのが好ましい。

40

#### 【0062】

##### (チップ化)

最後に、エッチング溝で分離されている半導体層を、図8 (c) の矢印で示す位置で分割し、個々のチップになるようにする。本発明では、成長基板を分離後に、エッチング底面のn型半導体層も除去するようとするのが好ましく、このような状態で工程を進めておくことで、このチップ化工程が極めて簡易に行われる。しかも、第2の基板(支持基板)の分割位置には窒化物半導体層が形成されていないので、分割による素子の破壊等の問題が生じることはない。従来は、成長基板が劈開性を有しない場合に、支持基板として劈開性

50

のある材料を用い、半導体層を劈開しやすくするという方法が用いられることがあったが、本発明では、半導体層は前の工程まで既に分離された状態となっているため、支持基板は劈開性を有する必要はない。そのため、劈開性を考慮せずに支持基板の材料を選択することができる。支持基板の分割方法としては、ダイシング等、機械的に力を加えて行う方法を用いることができ、支持基板の上面又は下面のいずれの側から行ってもよい。これにより、本発明の窒化物半導体レーザ素子を得ることができる。

#### 【0063】

以上のようにして、本発明の窒化物半導体レーザ素子が製造されるが、以下、窒化物半導体レーザ素子を構成する各部位について詳説する。

#### 【0064】

##### (成長基板)

成長基板としては、窒化物半導体層をエピタキシャル成長させることができる基板であれば異種基板でも同種基板でもよく、大きさや厚さ等は特に限定されない。具体的な例としては、異種基板では、C面、R面、及びA面のいずれかを主面とするサファイアやスピネル ( $MgAl_2O_4$ ) のような絶縁性基板、また炭化珪素 (6H, 4H, 3C) 、シリコン、ZnS、ZnO、Si、GaAs、ダイヤモンド、及び窒化物半導体と格子接合するニオブ酸リチウム、ガリウム酸ネオジウム等の酸化物基板が挙げられる。また、デバイス加工が出来る程度の厚膜 (数十  $\mu m$  以上) であれば同種基板である窒化物半導体基板を用いることもできる。

#### 【0065】

成長基板として異種基板を用いる場合は、窒化物半導体層を成長させる前にバッファ層を成長させるのが好ましい。バッファ層としては、一般式  $Al_xGa_{1-x}N$  ( $0 \leq x \leq 0.8$ ) で表される窒化物半導体、より好ましくは、 $Al_xGa_{1-x}N$  ( $0.05 \leq x \leq 0.5$ ) で示される窒化物半導体を用いる。バッファ層の成長温度としては、低温成長であるのが好ましい。これにより、窒化物半導体層上の転位やピットを低減させることができる。さらに、前記異種基板上にELOG法により  $Al_xGa_{1-x}N$  ( $0 \leq x \leq 1$ ) 層を成長させてもよい。このELOG法とは窒化物半導体を横方向成長させることで貫通転位を曲げて収束させることにより転位を低減するものである。

#### 【0066】

基板上に横方向成長させた窒化物半導体をT字形状とし、保護膜を除去させた後、さらに窒化物半導体を再成長させるものがある。本明細書においては、このような窒化物半導体層は、後工程で形成されるn型コンタクト層からp型コンタクト層までの導電層と区別して、基板に含めるものとする。窒化物半導体層を有する異種基板は、T字柱上には転位が伸びるもの、T字両翼上部、及び隣り合うT字両翼の開口部上には転位が大幅に低減された結晶性の良好な窒化物半導体基板を得ることができる。再成長させた接合部にも転位が低減するため、この基板は低欠陥領域がウエハ上に広範囲で存在することとなる。そのため、この基板上に形成した窒化物半導体レーザ素子は寿命特性の良好なものが期待できる。またT字両翼下には保護膜除去により再成長後も空洞が残るため、反り抑制効果もある。

#### 【0067】

また、窒化物半導体に生じる貫通転位を減少させるには、前記ELOG法の他に、HVP E法により厚膜成長させ、この厚膜成長時に貫通転位を収束させることで転位を低減する方法もある。このHVP E法で窒化物半導体を成長させる場合、例えばGaNであれば、HC1ガスとGa金属が反応することでGaClやGaCl<sub>3</sub>を形成し、さらにこのGa塩化物がアンモニアと反応することでGaNを基板上に堆積させるものである。HVP E法による窒化物半導体の成長時に成長速度を変化させ、2段階成長させることで結晶欠陥を大幅に低減させることで効率良く窒化物半導体基板を得ることができる。

#### 【0068】

##### (第1の基板(仮基板))

第1の基板は、後に除去してしまう仮の基板であるので、平坦度、強度があれば、材質に

10

20

30

40

50

については特に問うものではない。ただし、熱膨張係数は、成長基板と近い値のものが好ましい。好ましい材料としては、サファイア、W、Mg、コバルト材、インバー材、ポリイミド系樹脂、ポリエステル系樹脂、エポキシ系樹脂等が挙げられる。特に、成長基板と同一の材料か、或いは、後に接合させる第2の基板の材料と同一の材料を用いると、熱膨張係数差を小さくすることができるので、工程時の反りを生じにくくなるので好ましい。また、第1の基板と窒化物半導体層とを接合させるための接着剤（接合剤）としてはエポキシ系樹脂などの高分子材料や、レジスト、あるいは、融点が比較的低温であるAuSnなどの共晶材料が好ましい。

### 【0069】

#### (第2の基板(支持基板))

窒化物半導体層のp型半導体層側に接合される第2の基板は、第1の基板のように、製造過程の途中で用いられてその後分離される仮基板ではなく、最終的に窒化物半導体層に接合される状態で残されている支持基板である。第2の基板(支持基板)は、窒化物半導体層よりも高い熱導電率を有するものが好ましい。具体的な材料としては、Cu-W系、Cu-Mo系等の合金からなるものや、Cu-ダイヤモンド系、AlN、Si、SiC等が挙げられる。特に好ましいのはCu-W系合金である。この材料は、一般式を $Cu_xW_{1-x}$   
 $(0 \leq x \leq 30)$ のように示すことができるもので、組成比をこのような範囲とすることで、窒化物半導体に比較的近い熱膨張係数の合金とすることができる。これにより、接合(貼り合わせ)時の加熱、及びその後の冷却時などに生じる体積変化の影響を受けにくくすることができる。しかも、この材料は放熱性にも優れているため、より熱劣化を抑制することができる。また、Cu-Mo系合金も好ましい材料である。この材料は一般式を $Cu_xMo_{1-x}$   
 $(0 \leq x \leq 50)$ のように示すことができ、組成比を選択することで熱膨張係数、放熱性ともに優れた支持基板とすることができる。また、Cu-ダイヤモンド系も好ましい。また、合金ではなく、AlNのような絶縁性材料の場合は、プリント基板などの回路上にチップを載せるときに有利である。またSiは上記材料に比べて熱導電率がやや劣るもの、安価でチップ化がしやすいという特性を有しているので、比較的低出力で使用する場合など、用途に応じて用いることができる。支持基板の好ましい膜厚としては $50 \sim 500 \mu m$ である。このような範囲に支持基板の膜厚を設定することで放熱性を向上させ、安定して歩留まりよく製作することができる。

### 【0070】

第2の基板(支持基板)は導電性を示すものを用いるのが好ましい。更に、支持基板の線熱膨張係数が $4 \sim 10 (\times 10^{-6} / K)$ であるものが好ましい。具体的には、Cu、Mo、Wの中から少なくとも1つを含有するものが好ましく、それらの組成比は、好ましくはCuの含有量が50%以下である。より好ましくは30%以下である。前記Cuに対して、Moを含有する場合はMo含有量は50%以上である。また、前記Cuに対して、Wを含有する場合はW含有量は70%以上である。

### 【0071】

#### (第2の基板(支持基板)のメタライズ層)

第2の基板は、n型半導体層と接合される面にはメタライズ層を形成するのが好ましい。メタライズ層は単層で用いるよりはむしろ、異なる性質を有する金属の多層膜として用いるのが好ましく、例えば、密着層-バリア層-共晶層の多層構造にして、各層にそれぞれ好ましい材料を配することができる。共晶後には、これら多層膜は合金化されて導電層として機能させる。密着層は、支持基板と接する層であり、支持基板の材料と接合性のよい材料が好ましく、例えばTi、RhO、Ni、W、Mo等が好ましい。また、共晶層は、窒化物半導体のp側メタライズ層と共晶化させるための層で、低温で共晶可能で、かつ、共晶後に融点が高くなるような材料の組み合わせが好ましく、例えばAuとSn、PdとSn、AuとSnAu、AuとIn、PdとIn等が挙げられる。また、密着層と共晶層との間に形成されるバリア層は、共晶層の金属が拡散するのを防ぐための層であり、例えばPt、TiN、TaN、WN、MoN等が好ましい材料として挙げられる。これら多層構造のメタライズ層の好ましい材料としては、例えばTi-Pt-Au、Ti-Pt-

10

20

30

40

50

AuSn、あるいはTi-Pt-Pd等の金属多層膜が挙げられる。

**【0072】**

(窒化物半導体)

本発明の窒化物半導体レーザ素子として用いられる半導体層としては、GaN、AlN、InN、及びこれらの混晶であるIII-V族窒化物半導体(  $In_x Al_{1-x} N$ 、 $0 \leq x \leq 1$  )が好ましい。以下、本発明の窒化物半導体レーザ素子について具体的に説明する。

**【0073】**

(導波路領域)

本発明の半導体レーザ素子において、ストライプ状の導波路領域は、n型半導体層とp型半導体層に挟まれた活性層の面内に主に形成されるものであり、この時ストライプ方向と共振器方向はほぼ一致しているものである。ここで、活性層の面内とは、活性層と、n型窒化物半導体層及び型窒化物半導体層の接合面に平行な面内であって、活性層の内部を指すものである。また、ストライプ状の導波路領域は、上述した活性層だけでなく、積層構造体内部に設けられる光導波路(導波層)に設けられてもよく、例えば、後述する活性層を挟むガイド層までの領域を光導波層とし、これを導波路領域としてもよい。

**【0074】**

また、ストライプ方向を共振器方向とするために、端面に設けられている一对の共振器面は、エッチングによって形成される平坦な面である。本実施の形態においては、共振器面は、成長基板が同種基板であるか異種基板あるかによらず、エッチングにより形成されるものである。エッチング端面とすることで、基板の劈開性に左右されずに共振器面を形成することができるので、少なくとも劈開性を考慮せずに、窒化物半導体層を積層しやすい材料を選択することができる。

これにより、劈開によって容易に共振器面を形成させることができる。例えばサファイア基板などは、劈開しにくい成長基板であるが、バッファ層などを介して窒化物半導体層を積層させるのに適した材料であり、また、半導体層と剥離しやすいので、好ましく用いることができる。

**【0075】**

(活性層)

本発明の窒化物半導体レーザ素子は、特に活性層がInを含む窒化物半導体層を有するものが好ましい。これにより、紫外線及び可視域において紫色系から赤色系の波長のレーザ光を得ることができる。また、Inを含む窒化物半導体層を用いる場合、活性層が大気に曝されると、レーザ素子駆動時において極めて重大な素子劣化を起こすことがある。これは、Inの融点が低いため、分解、蒸発が起こりやすくリッジ(ストライプ状の凸部)形成時のエッチングによって損傷し、活性層露出後の加工においてその結晶性を保つことが困難となるので、ストライプ状の凸部を活性層に達しない深さに形成することが好ましい。

**【0076】**

活性層は、量子井戸構造であってもよく、その場合、单一量子井戸、多量子井戸のいずれでも良い。好ましくは量子井戸構造とすることで、発光効率に優れ、高出力のレーザ素子が得られる。

**【0077】**

窒化物半導体の活性層としては、上述したように、Inを含む窒化物半導体を用いることが好ましく、具体的には、Al<sub>x</sub>In<sub>y</sub>Ga<sub>1-x-y</sub>N ( $0 \leq x \leq 1$ 、 $0 < y \leq 1$ 、 $x + y \leq 1$ )で表される窒化物半導体を用いることが好ましい。この場合、量子井戸構造の活性層においては、井戸層としてここで示した窒化物半導体を用いることが好ましいことを意味する。また、近紫外から可視光の緑色までの波長領域(380 nm以上550 nm以下)では、In<sub>y</sub>Ga<sub>1-y</sub>N ( $0 < y < 1$ )を用いることが好ましく、またそれ以上の長波長領域(赤色)でも、同様にIn<sub>y</sub>Ga<sub>1-y</sub>N ( $0 < y < 1$ )を用いることができ、この時、主にIn混晶比yを変化させることにより、所望の波長を得ることができる。

10

20

30

40

50

。380 nm以下の短波長の領域では、GaNの禁制帯幅に相当する波長が365 nmであるため、GaNとほぼ同じか若しくはそれよりも大きなバンドギャップエネルギーとする必要があるため、例えばAl<sub>x</sub>In<sub>y</sub>Ga<sub>1-x-y</sub>N ( $0 < x \leq 1$ 、 $0 < y \leq 1$ 、 $x + y \leq 1$ ) が用いられる。

#### 【0078】

活性層を量子井戸構造とする場合、具体的な井戸層の膜厚としては、10 Å以上300 Å以下の範囲、好ましくは20 Å以上200 Å以下の範囲とすることで、Vf、しきい値電流密度を低減させることができる。また、結晶成長の観点からは、20 Å以上であると、膜厚に大きなむらがなく比較的均一な膜質の層が得られ、200 Å以下とすることで結晶欠陥の発生を低く抑ええた結晶成長が可能となる。活性層内の井戸層数としては特に限定されず、1以上であり、この時、井戸層の数が4以上である場合には、活性層を構成する各層の膜厚が厚くなると、活性層全体の膜厚が厚くなつて、Vfの上昇を招くこととなるため、井戸層の膜厚を100 Å以下の範囲として、活性層の膜厚を低く抑えることが好ましい。高出力のLDにおいては、井戸層の数を1以上3以下とすることで、高い発光効率の素子が得られる傾向にあり、好ましい。

10

#### 【0079】

また、井戸層にはp又はn型の不純物（アクセプター又はドナー）がドープされていても、アンドープ若しくはノンドープであっても良い。しかしながら、井戸層としてInを含む窒化物半導体を用いる場合、n型不純物濃度が大きくなると結晶性が悪化する傾向にあるため、n型不純物濃度を低く抑えて結晶性の良好な井戸層とすることが好ましい。具体的には、結晶性を最大限に良好なものとするために井戸層をアンドープで成長させることができが好ましく、具体的にはn型不純物濃度を $5 \times 10^{16} / \text{cm}^3$ 以下にすることが好ましい。尚、n型不純物濃度を $5 \times 10^{16} / \text{cm}^3$ 以下の状態は、極めて不純物濃度の低い状態であり、この状態では、実質的にn型不純物を含まない井戸層と言える。また、井戸層にn型不純物をドープする場合には、n型不純物濃度が $1 \times 10^{18}$ 以下 $5 \times 10^{16} / \text{cm}^3$ 以上の範囲でドープされていると、結晶性の悪化を低く抑え、なおかつキャリア濃度を高くすることができる。

20

#### 【0080】

障壁層の組成としては、特に限定されないが、井戸層と同様の窒化物半導体を用いることができ、具体的には井戸層よりIn混晶比の低いInGaNなどのInを含む窒化物半導体、若しくはGaN、AlGaN等のAlを含む窒化物半導体などを用いることができる。この時、障壁層は、井戸層よりもバンドギャップエネルギーを大きくすることが必要である。具体的な組成としては、In<sub>α</sub>Ga<sub>1-α</sub>N ( $0 \leq \alpha < 1$ )、GaN、Al<sub>1-β</sub>Ga<sub>β</sub>N ( $0 < \beta \leq 1$ )、In<sub>α</sub>Al<sub>1-α</sub>GaN ( $x \leq 0$ 、 $y \leq 0$ 、 $x + y \leq 1$ )などを用いることができ、好ましくはIn<sub>α</sub>Ga<sub>1-α</sub>N ( $0 \leq \alpha < 1$ )、GaNを用いることで良好な結晶性でもって障壁層が形成できる。これは、Inを含む窒化物半導体からなる井戸層をAlGaNなどのAlを含む窒化物半導体の上に直接成長させると、結晶性が低下する傾向にあり、井戸層の機能が悪化する傾向にあるためである。Al<sub>1-β</sub>Ga<sub>β</sub>N ( $0 < \beta \leq 1$ )を障壁層として用いる場合には、Alを含む障壁層を井戸層の上に設けるようにし、井戸層の下には、In<sub>α</sub>Ga<sub>1-α</sub>N ( $0 \leq \alpha < 1$ )、GaNの障壁層を用いた多層膜の障壁層とすることでこれを回避できる。このように、多重量子井戸構造において、井戸層に挟まれた障壁層は、特に1層であること（井戸層／障壁層／井戸層）に限るものではなく、2層若しくはそれ以上の層の障壁層を、「井戸層／障壁層（1）／障壁層（2）／…／井戸層」というように、組成・不純物量等の異なる障壁層を複数設けても良い。ここで $\alpha$ は井戸層のIn組成比であり、 $\alpha > \beta$ として障壁層のIn組成比 $\beta$ を井戸層より小さくすることが好ましい。

30

#### 【0081】

障壁層は、n型不純物がドープされていても、ノンドープであっても良いが、好ましくはn型不純物がドープされていることである。この時、障壁層中のn型不純物濃度としては、少なくとも $5 \times 10^{16} / \text{cm}^3$ 以上ドープされていることが好ましく、上限としては

40

50

$1 \times 10^{20} / \text{cm}^3$  である。

#### 【0082】

##### (p型クラッド層)

本発明の窒化物半導体レーザ素子において、p型半導体層及びn型半導体層には、それぞれp型クラッド層及びn型クラッド層を設けることが好ましい。クラッド層に用いられる窒化物半導体としては、光を閉じ込めるのに十分な屈折率差が設けられていればよく、Alを含む窒化物半導体層が好ましく用いられる。また、この層は、単一若しくは多層膜であっても良く、AlGaNとGaNとを交互に積層した超格子構造であっても良い。さらに、この層は不純物がドープされていても良いし、アンドープであっても良く、多層膜の場合はそれを構成する少なくとも1つの層にドープしたものであってもよい。なお、発振波長が長波長の430～550nmの窒化物半導体レーザ素子では、このクラッド層はp型層にはp型不純物を、n型層にはn型不純物をドープしたGaNが好ましい。又、膜厚としては特に限定されるものではないが、100Å以上2μm以下で形成することが好ましく、更に好ましくは500Å以上1μm以下の範囲で形成することで十分な光閉じ込め効果を有する。また、活性層とp型及びn型クラッド層との間に、電子閉じ込め層、光ガイド層を設けて、活性層及び光ガイド層を挟み込む構造とすることが好ましい。

10

#### 【0083】

ここで、窒化物半導体を用いたレーザ素子において、ストライプ状のリッジを設ける位置を、Alを含む窒化物半導体層内とし、露出した窒化物半導体表面及び凸部側面に絶縁膜を設けることで、良好な絶縁がなされ、絶縁膜の上に電極を設けても、リーク電流のないレーザ素子を得ることができる。これは、Alを含む窒化物半導体には、良好なオーミックコンタクトをなし得る材料がほとんどないため、この半導体表面に絶縁膜、電極などを設けても、リーク電流の発生がほとんどない、好適な絶縁が成されることにある。逆に、Alを含まない窒化物半導体表面に電極を設けると、その電極材料と窒化物半導体との間にオーミックコンタクトが形成されやすく、Alを含まない窒化物半導体表面に絶縁膜を介して電極を形成すると、絶縁膜、電極の膜質により、絶縁膜に微少な孔がある場合にリークの原因となる。そのため、それらを解決するために、絶縁が十分に確保される膜厚で絶縁膜を形成するか、電極の形状、位置を露出した半導体表面にからないようにするなどの配慮が必要となり、レーザ素子構造の設計において、大きな制約が加わることになる。また、リッジ(凸部)が設けられる位置が問題になるのは、リッジ(凸部)形成時に露出されるリッジの両側の窒化物半導体表面(平面)は、リッジ(凸部)側面に比べて、極めて大きな面積を占めるものであり、この表面において良好な絶縁性が確保されることで、様々な電極形状を適用できかつ電極形成位置を比較的自由に選べる設計自由度の高いレーザ素子となり、リッジ(凸部)の形成において極めて有利なものとなる。Alを含む窒化物半導体としては、具体的には、AlGaN、若しくは上述したAlGaN/GaNの超格子多層膜構造などが好適に用いられる。

20

#### 【0084】

また、本発明において、活性層とp型クラッド層との間に、後述する電子閉じ込め層、光ガイド層を設けても良い。この時、光ガイド層を設ける場合には、n型クラッド層と活性層との間にも、光ガイド層を設けて、活性層を光ガイド層で挟み込む構造とすることが好ましい。この場合には、SCH構造となり、クラッド層のAl組成比をガイド層のAl組成比より大きくして屈折率差を設け、クラッド層で光を閉じ込める。クラッド層とガイド層とがそれぞれ多層膜で形成される場合には、Alの組成比の大小はAl平均組成により決定する。

30

#### 【0085】

##### (p型電子閉じ込め層)

活性層とp型クラッド層との間、好ましくは活性層とp型光ガイド層との間に設けられるp型電子閉じ込め層は、活性層へのキャリアの閉じ込めとしても機能する層であり、閾値電流を低下させることにより容易な発振に寄与し、具体的にはAlGaNを用いる。特に、p型半導体層に、p型クラッド層、p型電子閉じ込め層を設ける構成とすることで、よ

40

50

り効果的な電子閉じ込め効果が得られる。このp型電子閉じ込め層にAlGaNを用いる場合には、好ましくはp型不純物をドープしたものとすることでより確実に前記機能を發揮し得るが、ノンドープであっても前記キャリアの閉じ込めとして機能を有する。膜厚の下限としては、少なくとも10Åで好ましくは20Åである。また、膜厚としては、500Å以下で形成し、 $Al_xGa_{1-x}N$ の組成としては、 $x \geq 0$ 以上、好ましくは0.2以上とする事で前記効果が十分に期待できる。また、n型層側にも、ホールを活性層内に閉じ込めるn側キャリア閉じ込め層を設けても良い。ホールの閉じ込めは、電子を閉じ込める場合ほどオフセット（活性層とのバンドギャップの差）を設けなくても、閉じ込めが可能である。具体的には、p側電子閉じ込め層と同様の組成を適用できる。また、結晶性を良好なものとするためには、Alを含まない窒化物半導体により形成しても良く、具体的には、活性層の障壁層とほぼ同じ組成を用いることができ、この場合には、キャリア閉じ込めとなるn側障壁層を、活性層内で最もn型層側に配置させることができ。若しくは活性層に接して、n型層内に配置しても良い。このように、p側、n側のキャリア閉じ込め層は、好ましくは活性層に接して設けることで、効率良く活性層若しくは井戸層内にキャリアを注入でき、別の形態としては、活性層内において、p側、n側の層と接する層をキャリア閉じ込め層とすることもできる。10

#### 【0086】

##### (p型ガイド層)

本発明において、活性層を挟むガイド層をクラッド層より内側に設けて、光導波路を形成することで、窒化物半導体において優れた導波路を形成することができる。この時、導波路（活性層とそれを挟み込む両ガイド層）の膜厚としては、具体的には6000Å以下とし、発振閾値電流の急激な増大を抑制し、好ましくは4500Å以下とすることで、低く抑えられた発振閾値電流で、基本モードによる長寿命の連続発振が可能となる。また、両ガイド層は、ほぼ同じ膜厚で形成することが好ましく、ガイド層の膜厚としては100Å以上 $1\mu m$ 以下の範囲に設定することが好ましく、より好ましくは500Å以上2000Å以下で形成することで良好な光導波路を設けることができる。更に、ガイド層としては、窒化物半導体からなり、その外側に設けられるクラッド層と比較して、導波路を形成するために十分なエネルギー・バンドギャップを有していればよく、単一の膜、多層膜のどちらでも良い。また、光ガイド層として、具体的には、活性層とほぼ同じ、好ましくはそれよりも大きなバンドギャップエネルギーとすることで良好な導波路の形成が可能であり、量子井戸構造の場合には井戸層よりもバンドギャップエネルギーを大きくし、好ましくは障壁層よりも大きくすることである。さらには、活性層の発光波長よりも10nm程度以上のバンドギャップエネルギーを光ガイド層に設けることで、光の導波に優れた導波路が形成できる。20

#### 【0087】

p型光ガイド層として具体的には、発振波長が370～470nmではアンドープのGaNを用い、比較的長波長な領域（ $450\mu m$ 以上）では、InGaN/GaNの多層膜構造を用いることが好ましい。これにより、長波長の領域において、活性層及び光ガイド層により構成される導波路内の屈折率を大きくでき、クラッド層との屈折率差を大きくできる。また、370nm以下の短波長の領域では、GaNの吸収端が365nmであるため、好ましくは、Alを含む窒化物半導体を用いることであり、具体的には $Al_xGa_{1-x}N$  ( $0 < x < 1$ ) を用いることが好ましく、AlGaN/GaNからなる多層膜、これを交互に積層した多層膜、更に各層を超格子とした超格子多層膜とすることができます。n型ガイド層の具体的な構成は、p型ガイド層と同様であり、活性層のエネルギー・バンドギャップを考慮して、GaN、InGaNを用い、アンドープのGaN、活性層に近づくに従いIn混晶比を小さくしたInGaNとGaNとを交互に積層した多層膜で設けると好ましい導波路となる。30

#### 【0088】

##### (n型クラッド層)

本発明の窒化物半導体を用いたレーザ素子において、n型クラッド層に用いる窒化物半導50

体としては、p型クラッド層と同様に、光を閉じ込めるのに十分な屈折率差が設けられていれば良く、Alを含む窒化物半導体層が好ましく用いられる。また、この層は、単一若しくは多層膜であっても良く、具体的には実施例に示すように、AlGaNとGaNとを交互に積層した超格子構造であっても良い。また、このn型クラッド層は、キャリアの閉じ込め層、及び光閉じ込め層として作用し、多層膜構造とする場合には、前述のように、Alを含む窒化物半導体、好ましくはAlGaNを成長させると良い。さらに、この層は、n型不純物がドープされていても良いし、アンドープであっても良く、実施例に示すように多層膜層において、それを構成する少なくとも1つの層にドープしたものであっても良い。なお、発振波長が長波長の430～550nmのレーザ素子では、このクラッド層はn型不純物をドープしたGaNが好ましい。また、膜厚としては、p型クラッド層と同様に、特に限定されるものではないが、100Å以上2μm以下で形成すること、好ましくは500Å以上1μm以下の範囲で形成することで、十分な光の閉じ込め層として機能する。

10

### 【0089】

#### (リッジ)

本発明の窒化物半導体レーザ素子では、ストライプ状の導波路領域は、窒化物半導体層のp型窒化層にストライプ状の凸部(リッジ)を設けることにより容易に形成することができる。具体的には、p型半導体層の一部をエッチング等の手段によりストライプ状の凸部が残るよう除去することで実効屈折率型の導波路領域を形成することができる。このようなストライプ状の凸部は、凸部の底面側の幅が広く上面に近づくに従ってストライプ幅が小さくなる順メサ形状に限らず、逆に凸部の平面に近づくにつれてストライプの幅が小さくなる逆メサ形状でもよく、また、積層面に垂直な側面を有するストライプであってもよく、これらが組み合わされた形状でもよい。また、ストライプ状の導波路は、その幅がほぼ同じである必要はない。さらに、このような凸部を形成した後に凸部表面に結晶を再成長させた埋め込み型の窒化物半導体レーザ素子とすることもできる。

20

### 【0090】

#### (p側オームイック電極)

本発明の半導体レーザ素子において、ストライプ状の凸部の上に形成される電極としては特に限定されるものではなく、窒化物半導体と良好なオームイック接触得られる材料を好ましく用いることができる。導波路領域となるストライプ状の凸部に対応して形成させることで、キャリアの注入を効率よく行うことが出来る。p側オームイック電極の好ましい材料としては、Rh、Ag、Ni、Au、Pd等が挙げられ、これらを単層で用いてもよいし、或いは、多層膜や合金として用いてもよい。例えば、Ni-Au、Ni-Au-RhO、Rh-Ir等のように、2層或いは3層などの多層膜とすることができる。膜厚は0.05～0.5μmとするのが好ましい。

30

### 【0091】

#### (p側パッド電極)

本発明において、p側オームイック電極上に形成された第2の保護膜を介してp側パッド電極を設けるのが好ましい。p側パッド電極は、p側オームイック電極とは少なくとも一部が接するように設けられていればいいので、好ましくは例えばリッジ上面で接していればいいので、それ以外の部分を第2の保護膜で覆うことで、p側電極とp側オームイック電極との間に第2の絶縁層を設けることもできる。p側パッド電極の好ましい材料としては、RhO-Pt-Au、Ni-Ti-Auなどが挙げられる。好ましい膜厚としては、0.5～3.0μmであり、より好ましくは0.8～2.0μmである。

40

### 【0092】

#### (第1の基板接合前保護膜)

p側パッド電極形成後、第1の基板を接合する前に、p側パッド電極上面に保護膜を設けることができる。これにより、第1の基板接合時にかかる負荷を低減させることができるとともに、後に第1の基板を除去する際にかかる負荷も低減することができる。また、p側パッド電極が剥がれてしまうのを防ぐことにもなる。このような保護膜の好ましい材料

50

としては、レジストや、 $\text{SiO}_2$  などが挙げられる。

### 【0093】

#### (第1の基板接合剤)

p型半導体層側と第1の基板の接合は、仮に固定させておくことができればよいので、導電性などにこだわらずに、材料を選択することができる。好ましくは、後の第1の基板の分離工程が容易な材料であり、また、一時的な固定とはいえ、強度及び平坦性なども必要な特性である。このような材料としては、例えば、エポキシ系樹脂シート、ドライシートなどを挙げることができる。或いは、 $\text{AuSn}$ のような共晶可能な材料であっても用いることができる。これらは主に、熱プレス等による加熱によって接合剤として機能させることができる。

10

### 【0094】

#### (n側電極)

n側電極（n側オーム電極）は、n型コンタクト層にオーム接觸するように設けられるもので、形成させる面は成長基板を除去して露出した側でもいいし、それとは反対側の面でもよい。どちらに設けるかは、裏面側のn型半導体層がコンタクト層であるかどうか、及び、n型半導体層に接合させる第2の基板が導電性であるかどうか、によって選択することができる。好ましくは、成長基板を除去後、更にn型コンタクト層を露出するようにして裏面側にn側オーム電極を設け、更に、後述するn側メタライズ層を続けて形成し、導電性の第2の基板と接合させることである。n側電極をこのように裏面側に設ける場合は、成長基板を除去した後、研磨等により、裏面側に露出されたn型コンタクト層のほぼ全面に渡るように設ける。このようにすることで、特に、複数のリッジを有するマルチストライプレーザなどは、各リッジのp側電極とn側電極との距離をほぼ等しくすることができるので、各リッジに流れる電流が均等になって各リッジのレーザ特性が等しいものとなるため、各リッジに対応する共振器面から出射されるレーザ光が均一になりやすい。n側電極の好ましい材料としては、Ti-Al、W-Alなどがある。膜厚は0.1～1.5 μmが好ましい。

20

### 【0095】

#### (n側メタライズ層)

本発明において、n側メタライズ層は、n型半導体層とオーム接觸するn側オーム電極の上に形成されるものであって、支持基板である第2の基板との間に形成される層である。第2の基板（支持基板）側にも支持基板のメタライズ層を形成させるのが好ましく、両方にメタライズ層を形成させておくことで、接着性に優れた共晶合金とすることができる。n側メタライズ層の好ましい材料としては、n側オーム電極側から、Ti-Pt-Sn、W-Pt-AuSn、W-Pt-Inなどの順で積層させた多層膜が挙げられる。このn側メタライズ層は、n側オーム電極が裏面側、すなわち成長基板を除去した側に設けられる場合は、n側オーム電極形成後に続けて形成させることができる。その場合、n側オーム電極とほぼ同じ大きさで形成させるのが好ましく、n側オーム電極とともにn側半導体層のほぼ全面に渡るように設けるのが好ましい。これにより、第2の基板と、より密着性よく接合（貼り合わせ）させることができる。n側オーム電極が成長基板を除去した側に設けられない場合は、n側メタライズ層のみをn型半導体層の裏面側に設けることになるが、そのような場合でも、ほぼ全面に渡るように形成させるのが好ましい。

30

### 【0096】

#### (第1の保護膜)

本発明の窒化物半導体レーザ素子においては、窒化物半導体層の一部を除去して、ストライプ状のリッジを設けて導波路を形成させるが、そのストライプ側面、及びそれに連続するリッジ両側の平面（凸部が設けられている表面）に第1の保護膜として絶縁膜を形成することが好ましい。例えば、図1に示すようなストライプ状のリッジを設けた後、そのリッジ側面から、リッジの両側のp型半導体層の表面にかけて連続するように設ける。

40

### 【0097】

50

第1の保護膜の材料としては $\text{SiO}_2$ 以外の材料、好ましくは $\text{Ti}$ 、 $\text{V}$ 、 $\text{Zr}$ 、 $\text{Nb}$ 、 $\text{Hf}$ 、 $\text{Ta}$ よりなる群から選択された少なくとも一種の元素を含む酸化物、 $\text{SiN}$ 、 $\text{BN}$ 、 $\text{SiC}$ 、 $\text{AlN}$ の内の少なくとも一種で形成することが望ましく、その中でも $\text{Zr}$ 、 $\text{Hf}$ の酸化物、 $\text{BN}$ 、 $\text{SiC}$ を用いることが特に好ましい。これらの材料はフッ酸に対しても多少溶解する性質を有しているものもあるが、実効屈折率型の導波路を有する窒化物半導体レーザ素子の埋め込み層として $\text{SiO}_2$ よりもかなり信頼性が高くなる傾向にある。また一般的にPVD、CVDのような気相で成膜した酸化物系薄膜は、その元素と酸素とが当量反応した酸化物となりにくいので絶縁性に対する信頼性が不十分となり易い傾向にあるが、本発明で選択した前記元素のPVD、CVDによる酸化物、 $\text{BN}$ 、 $\text{SiC}$ 、 $\text{AlN}$ は $\text{SiO}_2$ よりも絶縁性に関する信頼性に優れている。しかも酸化物の屈折率を窒化物半導体よりも小さいもの（例えば $\text{SiC}$ 以外のもの）を選択すると、レーザ素子の埋め込み層として非常に都合がよい。10

#### 【0098】

また、第1の保護膜の膜厚としては、具体的には、200Å以上1μm以下の範囲が好ましく、更に200Å以上4000Å以下の範囲とすることがより好ましい。なぜなら、200Å以下であると、電極の形成時に十分な絶縁性を確保することが困難であり、1μm以上であると、リッジの段差（リッジ高さ）を超えてしまい、保護膜を作製するのが困難となるからである。また、前記好ましい範囲にあることで、リッジ（凸部）側面において、リッジとの間に良好な屈折率差を有する均一な膜が形成される。

20

#### 【0099】

##### （第2の保護膜）

第2の保護膜は、エッチングによって露出されたp型半導体層、活性層、n型半導体層の側面（リッジに平行な方向の側面）などに設けられるもので、絶縁性の保護膜を用いるのが好ましい。絶縁膜とすることで一部はp側オーミック電極と重なるように形成させることもできる。好ましい材料としては、 $\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{ZrO}_2$ 、 $\text{TiO}_2$ などの単層膜または多層膜を挙げることができる。また、第2の保護膜を端面にまで連続するよう形成させて、後述する端面保護膜とすることもできる。特に、多層膜として端面の共振器面にまで連続するように設けることで、ミラーとしても機能させることができる。この場合の好ましい多層膜としては、 $\text{SiO}_2$ — $\text{TiO}_2$ からなる多層膜を数ペア形成したものの、或いは、 $\text{SiO}_2$ — $\text{ZrO}_2$ からなる多層膜を数ペア形成したもの等が好ましい。30

#### 【0100】

##### （共振器面保護膜）

共振器面には保護膜を設けるのが好ましい。上記のように第2の保護膜を共振器面に渡るように設けるようにすることもできるし、第2の保護膜とは別工程で、同じ材料或いは異なる材料からなる共振器面保護膜を形成させてもよい。特に、一対の共振器面を互いに異なる屈折率の保護膜を設けることで、一方を出射側、他方を反射側として機能させることができ、効率よくレーザ光を出射させることができる。具体的な材料として、 $\text{Si}$ 、 $\text{Mg}$ 、 $\text{Al}$ 、 $\text{Hf}$ 、 $\text{Nb}$ 、 $\text{Zr}$ 、 $\text{Sc}$ 、 $\text{Ta}$ 、 $\text{Ga}$ 、 $\text{Zn}$ 、 $\text{Y}$ 、 $\text{B}$ 、 $\text{Ti}$ 、 $\text{Cr}$ の酸化物、窒化物、フッ化物等などの化合物を用いることができる。

40

#### 【0101】

光出射側の端面をAR膜とすることで、光の反射を防止することができる。AR膜とする場合、は、屈折率 $n_{AR}$ と、窒化物半導体素子の屈折率 $n_s$ との関係が、 $n_{AR} = n_s^{1/2} \pm 2.5\%$ を満たすものがよい。好ましくは、 $n_{AR} = n_s^{1/2} \pm 1.5\%$ で、最も好ましくは、 $n_{AR} = n_s^{1/2} \pm 0.7\%$ である。このような屈折率を有する材料としては、 $\text{Al}_2\text{O}_3$ 、 $\text{MgO}$ 、 $\text{Y}_2\text{O}_3$ 、 $\text{SiO}_2$ 、 $\text{MgF}_2$ 等がある。これらの材料を用いて、膜厚を制御することでAR膜となる。AR膜とするためには、膜厚は、 $\lambda/4 n_{AR}$ 、もしくは $\lambda/2 n + \lambda/4 n_{AR}$ （ $\lambda$ ：活性層から発生する光の波長）となるようにする。

#### 【0102】

端面保護膜は屈折率と膜厚とによって、様々な特性を有するので、膜厚としては $\lambda/4 n$ とすることが好ましく、これにより共振器面が受けるダメージを低減することができる。50

先に述べたようにこれに屈折率をも考慮することでA R膜とすることができますが、屈折率によらず膜厚を $\lambda/4 n$ とすることが好ましい。単層の場合は $\lambda/4 n$ でよいが、多層膜の場合は $\lambda/2 n + \lambda/4 n$ としてもよい。これにより、積層構造端面と保護膜との界面において、定在波の電界強度が最小値を取る膜厚とすることができるので、共振器端面がダメージを受けるのを抑制し、素子寿命を向上させることができる。

#### 【0103】

このように保護膜の膜厚を制御することは、光出射側の共振器面だけでなく、光反射側（モニター側）に形成される保護膜（ミラー）にも適用できる。レーザ光を出射するためには、共振器のどちらかだけ一方が劣化しても特性は悪化するので、光出射側と同様に、光反射側にも活性層からの光によってダメージを受けないように保護膜（ミラー）の膜厚を制御することで劣化を防ぎ、素子寿命を向上させることができる。  
10

#### 【0104】

また、端面保護膜は、窒化物半導体層に直接接するように形成させるのが好ましい。これにより、光が積層構造体以外、例えば絶縁膜等の内部へ導入されるのを防ぐことができ、迷光を外部に放出し易くすることができる。

#### 【0105】

##### (充填剤)

第1の基板を接合前にエッチング溝に充填される充填剤としては、接合時の加熱温度で分解しない安定なものが好ましく、更に、後工程で除去しやすいものであればよい。具体的な材料としては、ポリイミドなどの有機系の材料や、SiO<sub>2</sub>などの無機系の材料を用いることができる。除去する方法は材料に応じて選択することができる。  
20

#### 【0106】

##### 【実施例】

本発明において、窒化物半導体層を構成するp型半導体層、活性層、n型半導体層のデバイス構造としては、特に限定されず、種々の層構造を用いることができる。デバイスの具体的な構造としては、例えば後述の実施例に記載されているデバイス構造が挙げられる。また、電極、絶縁膜（保護膜）等も特に限定されず種々のものを用いることができる。窒化物半導体を用いた半導体レーザ素子の場合は、GaN、AlN、若しくはInNなどの窒化物半導体や、これらの混晶であるIII-V族窒化物半導体（In<sub>x</sub>Al<sub>1-x</sub>GaN, 0 ≤ x, 0 ≤ y, x + y ≤ 1）を用いることができる。窒化物半導体の成長は、MOVPE、MOCVD（有機金属化学気相成長法）、HVPE（ハライド気相成長法）、MBE（分子線気相成長法）等、窒化物半導体を成長させるのに知られている全ての方法を適用できる。  
30

以下、実施例として窒化物半導体を用いた半導体レーザ素子について説明するが、本発明の半導体レーザ素子は、これに限らず、本発明の技術的思想において、様々な半導体に実施できることは言うまでもない。

#### 【0107】

##### 【実施例1】

（バッファ層） 実施例1では、基板としてサファイアを用いる。2インチφ、C面を正面とするサファイアよりなる異種基板をMOVPE反応容器内にセットし温度を500℃にしてトリメチルガリウム（TMG）、アンモニア（NH<sub>3</sub>）を用い、GaNよりなるバッファ層を200Åの膜厚で成長させる。  
40

#### 【0108】

##### （下地層）

バッファ層形成後、温度を1050℃にして、TMG、アンモニアを用い、アンドープGaNよりなる窒化物半導体層を4μmの膜厚で成長させる。この層は、素子構造を形成する各層の成長において下地層（成長基板）として作用する。下地層としてこの他にELOG（Epitaxially Laterally Overgrowth）成長させた窒化物半導体を用いると結晶性が良好な成長基板が得られる。ELOG成長層の具体例としては、異種基板上に、窒化物半導体層を成長させ、その表面に窒化物半導体の成長が困難  
50

な保護膜を設ける等して形成したマスク領域と、窒化物半導体を成長させる非マスク領域とをストライプ状に設け、その非マスク領域から窒化物半導体を成長させることで、膜厚方向への成長に加えて横方向への成長が成されることにより、マスク領域にも窒化物半導体が成長して成膜させたものや、異種基板上に成長させた窒化物半導体層に開口部を設け、その開口部側面から横方向への成長が成されて成膜されたもの等が挙げられる。

次に、窒化物半導体からなる下地層の上に、積層構造体を構成する各層を形成する。

#### 【0109】

(n型コンタクト層)

続いて1050℃で、同じく原料ガスにTMG、アンモニアガス、不純物ガスにシランガスを用い、Siを $4.5 \times 10^{-8} / \text{cm}^3$ ドープしたGaNよりなるn型コンタクト層を $2.25 \mu\text{m}$ の膜厚で成長させる。このn型コンタクト層の膜厚は $2 \sim 30 \mu\text{m}$ であればよい。

#### 【0110】

(クラック防止層)

次に、TMG、TMI(トリメチルインジウム)、アンモニアを用い、温度を800℃にして $\text{In}_{0.06}\text{Ga}_{0.94}\text{N}$ よりなるクラック防止層を $0.15 \mu\text{m}$ の膜厚で成長させる。なお、このクラック防止層は省略可能である。

#### 【0111】

(n型クラッド層)

次に、温度を1050℃にして、原料ガスにTMA(トリメチルアルミニウム)、TMG及びアンモニアを用い、アンドープのAlGaNよりなるA層を $25 \text{ \AA}$ の膜厚で成長させ、続いてTMAを止め、不純物ガスとしてシランガスを用い、Siを $5 \times 10^{-8} / \text{cm}^3$ ドープしたGaNよりなるB層を $25 \text{ \AA}$ の膜厚で成長させる。そしてこの操作をそれぞれ160回繰り返してA層とB層を交互に積層し、総膜厚 $8000 \text{ \AA}$ の多層膜(超格子構造)よりなるn型クラッド層を成長させる。この時、アンドープAlGaNのAlの混晶比としては、0.05以上0.3以下の範囲であれば、十分にクラッド層として機能する屈折率差を設けることができる。

#### 【0112】

(n型光ガイド層)

次に、同様の温度で原料ガスにTMG及びアンモニアを用い、アンドープのGaNよりなるn型光ガイド層を $0.1 \mu\text{m}$ の膜厚で成長させる。この層は、n型不純物をドープさせてもよい。

#### 【0113】

(活性層)

次に、温度を800℃にして、原料にTMI(トリメチルインジウム)、TMG及びアンモニアを用い、不純物ガスとしてシランガスを用い、Siを $5 \times 10^{-8} / \text{cm}^3$ ドープした $\text{In}_{0.05}\text{Ga}_{0.95}\text{N}$ よりなる障壁層を $100 \text{ \AA}$ の膜厚で成長させる。続いてシランガスを止め、アンドープの $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$ よりなる井戸層を $50 \text{ \AA}$ の膜厚で成長させる。この操作を3回繰り返し、最後に障壁層を積層させて総膜厚 $550 \text{ \AA}$ の多重量子井戸構造(MQW)の活性層を成長させる。

#### 【0114】

(p型キャップ層)

次に、同様の温度で、原料ガスにTMA、TMG及びアンモニアを用い、不純物ガスとして $\text{Cp}_2\text{Mg}$ (シクロペンタジエニルマグネシウム)を用い、Mgを $1 \times 10^{-9} / \text{cm}^3$ ドープしたAlGaNよりなるp型電子閉じ込め層を $100 \text{ \AA}$ の膜厚で成長させる。

#### 【0115】

(p型光ガイド層)

次に、温度を1050℃にして、原料ガスにTMG及びアンモニアを用い、アンドープのGaNよりなるp型光ガイド層を $750 \text{ \AA}$ の膜厚で成長させる。このp型光ガイド層はアンドープとして成長させるが、Mgをドープさせてもよい。

10

20

30

40

50

## 【0116】

(p型クラッド層)

続いて、1050°Cでアンドープ  $\text{Al}_{0.16}\text{Ga}_{0.84}\text{N}$  よりなる層を25Åの膜厚で成長させ、続いてTMGを止め、Cp<sub>2</sub>Mgを用いてMgドープGaNよりなる層を25Åの膜厚で成長させ、総膜厚0.6μmの超格子層よりなるp型クラッド層を成長させる。p型クラッド層は少なくとも一方がAlを含む窒化物半導体層を含み、互いにバンドギャップエネルギーが異なる窒化物半導体層を積層した超格子で作製した場合、不純物はいずれも一方の層に多くドープして、いわゆる変調ドープを行うと結晶性がよくなる傾向にあるが、両方に同じようにドープさせてもよい。

10

## 【0117】

(p型コンタクト層)

最後に1050°Cでp型クラッド層の上にMgを1×10<sup>20</sup>/cm<sup>3</sup>ドープしたp型GaNよりなるp型コンタクト層を150Åの膜厚で成長させる。p型コンタクト層はp型のIn<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>N (x≤0, y≤0, x+y≤1)で構成することができ、好ましくはMgをドープしたGaNとすればp電極と最も好ましいオーミック接触が得られる。反応終了後、反応容器内において窒素雰囲気中でウエハを700°Cでアニーリングして、p型層を更に低抵抗化する。

## 【0118】

(n型層露出及び共振器面形成)

以上のようにして窒化物半導体を形成した後、ウエハを反応容器から取り出し、最上層のp型コンタクト層の表面にSiO<sub>2</sub>よりなる保護膜を形成してRIE(反応性イオンエッティング)を用いSiCl<sub>4</sub>ガスによりエッティングし、共振器面となる活性層端面を露出させてエッティング端面を共振器端面とする。

20

## 【0119】

(基板露出)

次に、SiO<sub>2</sub>をウエハ全面に形成した後、その上にn型コンタクト層の露出面を除いてレジスト膜を形成し、基板が露出するまでエッティングする。共振器面など側面にもレジスト膜が形成されているので、エッティング後には、先に形成させた共振器面などの側面(p型層と、活性層と、n型層の一部と、を含む)と、共振器面と基板との間のn型層との2段になった端面が形成されることになる。

30

## 【0120】

(ストライプ状凸部(リッジ)形成)

次に、ストライプ状の導波路領域を形成するために、最上層のp型コンタクト層のほぼ全面にCVD装置により、Si酸化物(主としてSiO<sub>2</sub>)よりなる保護膜を0.5μmの膜厚で形成した後、保護膜の上に幅3μmのストライプ形状のマスクをかけ、RIE装置によりCF<sub>4</sub>ガスを用いてSiO<sub>2</sub>をエッティングしその後SiCl<sub>4</sub>により窒化物半導体層をp型ガイド層が露出するまでエッティングし、活性層よりも上にストライプ状の凸部が形成される。

## 【0121】

(第1の絶縁膜)

SiO<sub>2</sub>マスクをつけたまま、p型半導体層表面にZrO<sub>2</sub>よりなる第1の絶縁膜を形成する。この第1の絶縁膜は後に分割され易いように絶縁膜を形成させない部分を設けてよい。第1の絶縁膜形成後、バッファード液に浸漬して、ストライプ状凸部の上面に形成したSiO<sub>2</sub>を溶解除去し、リフトオフ法によりSiO<sub>2</sub>と共に、p型コンタクト層上(更にはn型コンタクト層上)にあるZrO<sub>2</sub>を除去する。これにより、ストライプ状凸部の上面は露出され、凸部の側面はZrO<sub>2</sub>で覆われた構造となる。

40

## 【0122】

(p側オーミック電極)

次に、p型コンタクト層上の凸部最表面の第1の絶縁膜上にp側オーミック電極を形成させる。このp側オーミック電極は、NiとAuからなる。電極形成後、それぞれを酸素：

50

窒素が1:99の割合の雰囲気中で、600℃でアニーリングすることで、p側オームック電極を合金化し、良好なオームック特性を得る。

### 【0123】

(第2の絶縁膜)

次いで、ストライプ状凸部上のp側オームック電極の一部にレジストを塗布し、Si酸化物(主として $\text{SiO}_2$ )とTi酸化膜( $\text{TiO}_2$ )の多層膜からなる第2の絶縁膜を $\lambda/4$ nの膜厚で2ペア(4層)の条件で、エッチングされた底面及び側面に形成することでミラーを形成する。このときp側オームック電極は露出するようにしておく。

### 【0124】

(p側パッド電極)

次に、上記の絶縁膜を覆うようにp側パッド電極を形成する。p側パッド電極は、密着層、バリア層、共晶層からなり、各層は、p型半導体層側からとしてRhO-Pt-Auの順に膜厚 $2000\text{ \AA} - 3000\text{ \AA} - 6000\text{ \AA}$ で形成する。

### 【0125】

(第1の基板貼り合わせ前保護膜)

p側パッド電極形成後、ウェハのほぼ全面を覆うようにレジスト膜を膜厚 $3\text{ }\mu\text{m}$ で形成する。

### 【0126】

他方、第1の基板を用意する。第1の基板としては、膜厚が $425\text{ }\mu\text{m}$ であるサファイアを用いる。このサファイアと上記で得られる窒化物半導体層のp型半導体層側との間にエポキシ樹脂系接着シートを挟んで貼り合わせる。この場合、前記窒化物半導体は、p側パッド電極形成後に設けられる保護膜を介して接合される。熱プレスによって温度約150℃で約1時間、加熱することで接合させる。

### 【0127】

(成長基板分離)

成長基板であるサファイア基板を研磨によって除去する。更に、n型コンタクト層が露出するまで研磨し、KOH及びコロイダルシリカ( $\text{K}_2\text{SiO}_3$ )を用いてケミカルポリッシュ研磨して面の荒れを無くす。

### 【0128】

(n側電極及びn側メタライズ層)

次に前記n型コンタクト層上にn型電極をTi-Al-Ti-Pt-Snの順に膜厚 $100\text{ \AA} - 2500\text{ \AA} - 1000\text{ \AA} - 2000\text{ \AA} - 6000\text{ \AA}$ で形成する。Ti-Al層がn側電極であり、その上のTi-Pt-Snは共晶のためのメタライズ層である。

### 【0129】

他方、第2の基板を用意する。膜厚が $200\text{ }\mu\text{m}$ でありCu 20%、W 80%から成る支持基板の表面にメタライズ層をTi-Pt-Auの順に膜厚 $2000\text{ \AA} - 3000\text{ \AA} - 12000\text{ \AA}$ で形成する。

### 【0130】

(第2の基板接合)

次に前記n側メタライズ層と、第2の基板のメタライズ層とを接合させて、両者を貼り合わせる。240℃でプレス圧力をかける。ここで共晶ができる。

### 【0131】

(第1の基板分離)

上記のように、第1の基板と第2の基板とによって挟まれた状態の窒化物半導体層のウェハを、約200℃まで昇温させる。これにより、エポキシ系接着シートの接着力を低下させて、第1の基板を分離させることができる。その後、p側パッド電極の上に形成していた保護膜(レジスト)を除去し、ダイシングを行ってチップ化する。

### 【0132】

以上のようにして得られる窒化物半導体レーザ素子は、しきい値電流密度 $1.5\text{ kA/cm}^2$ 、しきい値電圧 $3.5\text{ V}$ である。

## 【0133】

## 【実施例2】

実施例1において、膜厚が $200\mu\text{m}$ であってCu 50%、Mo 50%から成る第2の基板を用いる。その他の条件は実施例1と同様とする。以上によって得られるLD特性は、しきい値電流密度 $1.5\text{kA}/\text{cm}^2$ 、しきい値電圧 $3.5\text{V}$ である。

## 【0134】

## 【実施例3】

実施例3では、オーミック電極形成工程までは実施例1と同様に形成する。

## 【0135】

## (第2の絶縁膜)

次いで、ストライプ状凸部上のp側オーミック電極の一部にレジストを塗布し、Si酸化物(主として $\text{SiO}_2$ )を膜厚 $0.5\mu\text{m}$ の条件で、エッチングされた底面及び側面に形成し、リフトオフすることで保護膜を形成する。このときPオーミック電極は露出するようにしておく。

## 【0136】

## (p側パッド電極)

次に、上記の絶縁膜を覆うようにp側パッド電極を形成する。p側パッド電極は、密着層、バリア層、共晶層からなり、各層は、p型半導体層側からして $\text{RhO-Pt-Au}$ の順に膜厚 $2000\text{\AA}-3000\text{\AA}-6000\text{\AA}$ で形成する。

## 【0137】

## (第1の基板貼り合わせ前保護膜)

p側パッド電極形成後、ウェハのほぼ全面を覆うように $\text{SiO}_2$ を膜厚 $1\mu\text{m}$ で形成する。

## 【0138】

他方、第1の基板を用意する。第1の基板としては、膜厚が $425\mu\text{m}$ であるサファイアを用い、接合剤として $\text{AuSn}$ からなる共晶材を用いる。この共晶材を上記で得られる窒化物半導体層のp型半導体層側と接合させる。この場合、前記p側パッド電極形成後に設けられる保護膜を介して接合される。熱プレスによって温度 $240^\circ\text{C}$ で10分間、加熱することで接合させる。

## 【0139】

## (成長基板分離)

成長基板であるサファイア基板を研磨によって除去する。更に、n型コンタクト層が露出するまで研磨し、 $\text{KOH}$ 及びコロイダルシリカ( $\text{K}_2\text{SiO}_3$ )を用いてケミカルポリッシュ研磨して面の荒れを無くす。

## 【0140】

## (n側電極及びn側メタライズ層)

フッ酸を用いて第2の保護膜として形成したSi酸化膜を除去する。次にn型コンタクト層上にn型電極を $\text{Ti-Al-Ti-Pt-Au}$ の順に膜厚 $100\text{\AA}-2500\text{\AA}-100\text{\AA}-2000\text{\AA}-6000\text{\AA}$ で形成する。

## 【0141】

他方、第2の基板を用意する。膜厚が $200\mu\text{m}$ でありCu 20%、W 80%から成る支持基板の表面にメタライズ層を $\text{Ti-Pt-Pd}$ の順に膜厚 $2000\text{\AA}-3000\text{\AA}-12000\text{\AA}$ で形成する。

## 【0142】

## (第2の基板接合)

次に前記n側メタライズ層と、第2の基板のメタライズ層とを接合させて、両者を貼り合わせる。 $240^\circ\text{C}$ でプレス圧力をかける。ここで共晶ができる。

## 【0143】

## (第1の基板分離)

上記のように、第1の基板と第2の基板とによって挟まれた状態の窒化物半導体層のウエ

10

20

30

40

50

ハを、約250℃まで昇温する。これにより、AuSn共晶の接着力を低下させて、第1の基板を分離させることができる。その後、p側パッド電極の上に形成していた保護膜(SiO<sub>2</sub>)を除去した後、バー状態にダイシングを行う。その後、片側端面にSiO<sub>2</sub>とZrO<sub>2</sub>の多層膜をそれぞれλ/4nの膜厚で6ペア(12層)形成する。また他方端面にNb<sub>2</sub>O<sub>5</sub>よりなる保護膜を形成する。その後ダイシングによりチップ状に分離する。

## 【0144】

最後にストライプ状凸部に平行な方向でバーを切断して本発明の窒化物半導体レーザ素子を得る。以上のようにして得られる窒化物半導体レーザ素子は、室温において閾値2.0kA/cm<sup>2</sup>、しきい値電圧3.6Vである。

## 【0145】

10

## [実施例4]

実施例4では、第2の保護膜形成工程までは実施例1と同様に形成する。

## 【0146】

## (充填材)

RhO-Pt-Auの順で積層されてなるp側パッド電極をp側オーミック電極の上に形成させる。p側パッド電極は、密着層、バリア層、共晶層からなり、各層は、p型半導体層側からRhO-Pt-Auの順に膜厚2000Å-3000Å-6000Åで形成する。次いで、エッティングされた溝部にポリイミドを塗布法により形成し、ウエハ全体の平坦化を行う。

## 【0147】

20

他方、第1の基板を用意する。第1の基板としては、膜厚が425μmであるサファイアを用い、接合剤としてAuSnからなる共晶材を用いる。この共晶材を上記で得られる窒化物半導体層のp型半導体層側と接合させる。この場合、前記p側パッド電極形成後に設けられる保護膜を介して接合される。熱プレスによって温度240℃で10分間、加熱することで接合させる。

## 【0148】

## (成長基板分離)

成長基板であるサファイア基板を研磨によって除去する。更に、n型コンタクト層が露出するまで研磨し、KOH及びコロイダルシリカ(K<sub>2</sub>SiO<sub>3</sub>)を用いてケミカルポリッシュ研磨して面の荒れを無くす。

30

## 【0149】

## (n側電極及びn側メタライズ層)

フッ酸を用いて第2の保護膜として形成したSi酸化膜を除去する。次にn型コンタクト層上にn型電極をTi-Al-Ti-Pt-Auの順に膜厚100Å-2500Å-100Å-2000Å-6000Åで形成する。

## 【0150】

他方、第2の基板を用意する。膜厚が200μmでありCu20%、W80%から成る支持基板の表面にメタライズ層をTi-Pt-Pdの順に膜厚2000Å-3000Å-12000Åで形成する。

## 【0151】

40

## (第2の基板接合)

次に前記n側メタライズ層と、第2の基板のメタライズ層とを接合させて、両者を貼り合わせる。240℃でプレス圧力をかける。ここで共晶ができる。

## 【0152】

## (第1の基板分離)

上記のように、第1の基板と第2の基板とによって挟まれた状態の窒化物半導体層のウエハを、約200℃に昇温する。これにより、エポキシ系樹脂シートの接着力を低下させて、第1の基板を分離させることができる。その後、p側パッド電極の上に形成していた保護膜(ポリイミド)を除去した後、酸素プラズマによりポリイミド充填層の除去を行った後、ダイシングを行う。

50

**【0153】**

以上のようにして得られる窒化物半導体レーザ素子は、しきい値電流密度  $1.5 \text{ kA/cm}^2$  、しきい値電圧  $3.5 \text{ V}$  である。

**【0154】****[実施例5]**

実施例5では、幅  $3 \mu\text{m}$  のリッジを、 $60 \mu\text{m}$  間隔で30本有するマルチストライプ型の窒化物半導体レーザ素子を形成させる以外は実施例1と同様に行い、本発明の窒化物半導体レーザ素子を得る。得られる窒化物半導体レーザ素子は、室温において  $1.5 \text{ kA/cm}^2$  、しきい値電圧  $3.5 \text{ V}$  であった。このとき、各ストライプからは均一にレーザ光が発振されており、最大出力は  $10 \text{ W}$  である。

10

**【0155】**

また、実施例5で得られるマルチストライプ型の窒化物半導体レーザは、重ねて（スタック化）用いることもできる。例えば、図9(a)にマルチストライプ型の窒化物半導体レーザを示すが、ここではリッジが15本形成されたマルチストライプ型窒化物半導体レーザ素子の略断面図を示しており、実施例5はこの図8のレーザ素子のリッジ本数を30本としたものである。この図9(a)のように、マルチストライプ型の場合、リッジ本数が多くなることで横幅（リッジと垂直な方向の端面の幅）が大きくなり、バー状のレーザ素子となっている。リッジがこのように1次元方向に複数形成されることで、高出力を有することができる。そして、更に、図9(b)のように、バー状のレーザ素子を重ねて2次元方向に複数のリッジを設けてスタック型半導体レーザとすることで、超高出力の半導体レーザ素子とすることができます。実施例5のマルチストライプ型窒化物半導体レーザ素子ひとつで最大出力が  $10 \text{ W}$  であるが、これらを  $10$  個重ねて用いるスタック型窒化物半導体レーザ素子では、約  $100 \text{ W}$  という超高出力とすることができます。また、このとき、室温において  $1.5 \text{ kA/cm}^2$  、しきい値電圧  $3.5 \text{ V}$  であり、各ストライプからは均一にレーザ光が発振されている。本発明のように、成長基板とは異なる支持基板を用い、かつ、導電性の材料からなる支持基板、特に金属材料からなる支持基板を用いることで、比較的容易な構造でスタック化することができる。例えば、n型層側に設けられる支持基板と、p型層側に設けられるp電極とが対向するように配置して順次接合させるという単純な構造で、容易に導通を図ることができ、スタック型のレーザ素子を実現することができ、極めて投入電力が大きくなる場合でも優れたレーザ特性を保持することができる。

20

**【0156】****[実施例6]**

実施例6では、実施例1の端面のエッチング工程を変更する。n型層が露出するまでエッチングして共振器面を形成させるまでは実施例と同じように行い、その次にリッジを形成する。その後も同様に、ZrO<sub>2</sub>からなる第1の保護膜（リッジの埋込層）及びp側電極を形成し、アニール工程まで行う。そして、この後に、n型層を更に深くまでエッチングする共振器面形成の後工程を行う。ここでは、基板が露出するまでは行わず、半導体層の総膜厚の2～4割程度の厚みを残してエッチングを終了させる。これにより、エッチング底面がn型半導体層である溝が形成される。

30

**【0157】**

次いで、この溝にレジストをコートする。このレジストは、溝を埋めている充填剤であり、p側電極の上にまで形成して第1の基板接合前保護膜としても機能させている。そして、この第1の基板接合前保護膜の上に、蒸着によりチタンの薄膜を形成する。チタンの膜厚は約  $0.1 \mu\text{m}$  程度である。

40

**【0158】**

他方、第1の基板を用意する。ここでは、Cu 20%、W 80% からなる第1の保護膜を用意し、表面のほぼ全面にエポキシ樹脂からなる接着部を形成させる。第1の基板の膜厚は約  $200 \mu\text{m}$  で、接着部の膜厚は約  $50 \mu\text{m}$  である。

**【0159】**

上記のように用意した半導体層の拡散防止層であるチタンと、第1の基板の接着部である

50

エポキシ樹脂とを貼り合わせる。熱プレスによって温度約150℃で約1時間加熱することで接合される。後工程は実施例1とほぼ同様に行う。その後、成長基板を分離した面に、第2の基板として第1の基板と同一のCu 20%、W 80%、膜厚200μmからなる基板を貼り付ける。第1の基板の膜厚を20μm程度になるまで研磨し、n-メチルピロリドンを用いて第1の基板及びエポキシ樹脂、チタン、そしてレジストまでを剥離する。チタンを介在させることで、互いが反応して剥がれにくくなるのを防いだことで、容易に第1の基板及び接着部、第1の基板接合前保護膜までを除去することができる。後は、p側電極、第2の絶縁膜を形成した後に、ダイシングを行ってチップ化することで、本発明の窒化物半導体レーザ素子を得る。得られる窒化物半導体レーザ素子は、しきい値電流密度1.4kA/cm<sup>2</sup>、しきい値電圧3.5Vである。

10

**【発明の効果】**  
本発明の半導体レーザ素子は、エッチングにより形成される端面を有する窒化物半導体層と、その窒化物半導体層の成長基板とは異なる支持基板とを有するものであり、これにより、成長基板及び支持基板の劈開性に制限されることなく平滑性に優れた窒化物半導体層の端面を形成させることができる。特に、成長基板は半導体層の成長に適した基板を、また、支持基板は熱導電性に優れた基板をそれぞれ用いることで、放熱性に優れた窒化物半導体レーザ素子とすることことができ、複数の導波路領域を有するレーザアレイなど、高出力を要求されるような場合、放熱性を向上させることでCODを抑制し、寿命特性に優れた窒化物半導体レーザアレイとすることができます。また、成長基板を除去した側であるn型半導体層に第2の基板を接合させることで、活性層から出射されるレーザ光を第2の基板によって遮られにくくすることができ、良好なFFPを得やすくなる。

20

**【図面の簡単な説明】****【図1】**本発明の実施の形態の半導体レーザ素子を説明する断面図**【図2】**本発明の他の形態の半導体レーザ素子を説明する断面図、**【図3】**本発明の共振器面形成工程を説明するウエハ上面図**【図4】**本発明の共振器面形成工程を説明するウエハ上面図**【図5】**本発明の工程を説明する断面図**【図6】**本発明の工程を説明する断面図**【図7】**本発明の工程を説明する断面図**【図8】**本発明の工程を説明する断面図

30

**【図9】**本発明の他の形態の半導体レーザ素子を説明する断面図**【符号の簡単な説明】**

1 ··· n型窒化物半導体層

2 ··· p型窒化物半導体層

3 ··· 活性層

4 ··· p側オーミック電極

5 ··· p側パッド電極

6 ··· n側電極

7 ··· 第1の絶縁膜

8 ··· 第2の絶縁膜

40

9 ··· 第1の基板(仮基板)

10 ··· 第1の基板の接着部

11 ··· 第2の基板(支持基板)

12 ··· 第2の基板のメタライズ層

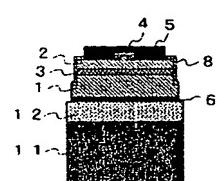
13 ··· 成長基板

14 ··· エッチング部

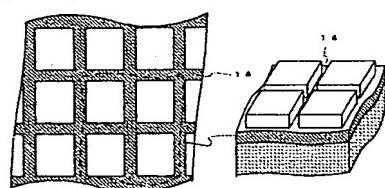
15 ··· 第1の基板貼り合わせ前保護膜

16 ··· 充填剤

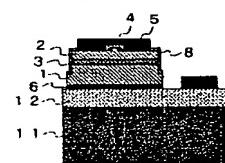
【図 1】



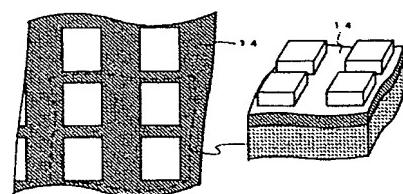
【図 4】



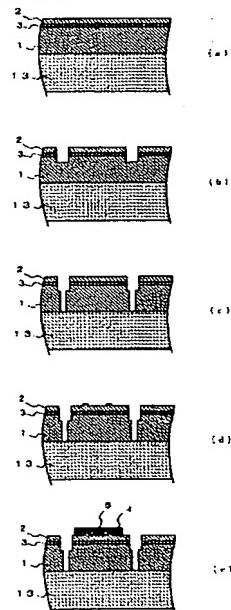
【図 2】



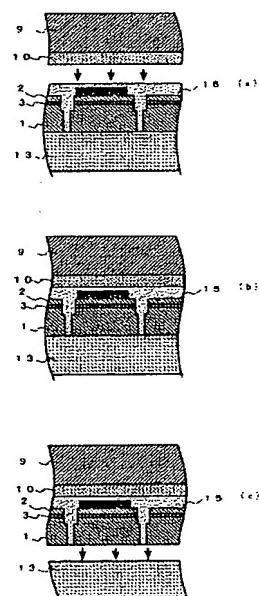
【図 3】



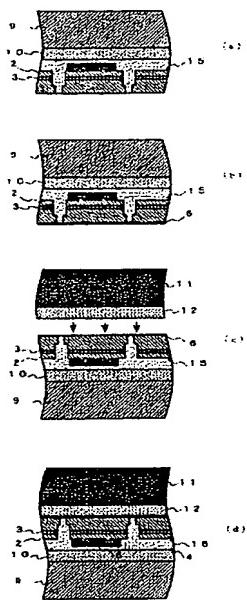
【図 5】



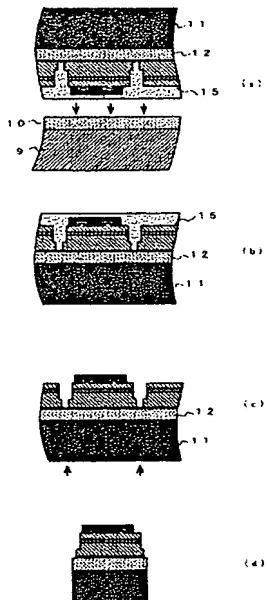
【図 6】



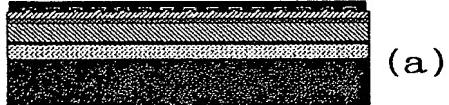
【図7】



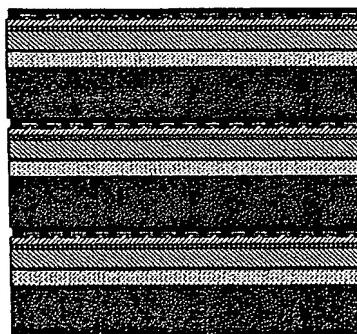
【図8】



【図9】



(a)



(b)

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER: \_\_\_\_\_**

**IMAGES ARE BEST AVAILABLE COPY.  
As rescanning these documents will not correct the image  
problems checked, please do not report these problems to  
the IFW Image Problem Mailbox.**